

Politechnika Warszawska

WYDZIAŁ ELEKTRONIKI
I TECHNIK INFORMACYJNYCH



Instytut Systemów Elektronicznych

Praca dyplomowa inżynierska

na kierunku Elektronika
w specjalności Elektronika i Inżynieria Komputerowa

Programowalny sterownik siłownika piezoelektrycznego

Adam Kołodyński

Numer albumu 283610

promotor
dr inż. Grzegorz Henryk Kasprowicz

Warszawa 2021

Streszczenie

Praca opisuje proces projektowania modułu Zapper sterującego w czasie rzeczywistym 8 kanałami sygnałów przeznaczonych do kontroli piezoelektrycznych siłowników luster wymagających wysokiego napięcia. Stosowane są one w eksperymentach informatyki kwantowej do precyzyjnego kierowania wiązek laserowych w pułapkach jonowych. Moduł Zapper zaprojektowany został w formie modułu EEM(Eurocard Extension Modules) systemu sprzętowego Sinara, wspieranego przez system kontroli dla eksperymentów informatyki kwantowej ARTIQ(Advanced Real-Time Infrastructure for Quantum physics, pol. *Zaawansowana Infrastruktura Czasu Rzeczywistego dla Fizyki Kwantowej*). Urządzenie zostało zaprojektowane w oparciu o doświadczenia naukowców oraz optymalizację kosztów produkcji i zawiera m.in. 8-kanałowy przetwornik cyfrowo-analogowy AD5362, wzmacniacz operacyjny ADHV4702-1 oraz dolnoprzepustowy filtr aktywny z zerową zmianą składowej stałej.

Słowa kluczowe: sterownik, piezoelektryk, siłownik, PCB, ARTIQ, Sinara, Altium Designer, pułapka jonowa

Abstract

Title: Piezoelectric adjusters driver

This bachelor thesis describes the design of the „Zapper” module which is an 8-channel real-time signal driver designed to control piezo-actuated mirror mounts adjusters that require high voltage. They are used in quantum information experiments to align the laser beam in ion traps. Zapper module was designed as an EEM (Eurocard Extension Modules) module in the hardware system Sinara which is supported by a control system for quantum information experiment ARTIQ (Advanced Real-Time Infrastructure for Quantum physics). The device is based on scientific experience, production cost optimization and contains an 8-channel digital-analog converter AD5362, an operational amplifier ADHV4702-1 and a zero DC offset active filter.

Key words: driver, piezoelectric, actuator, PCB, ARTIQ, Sinara, Altium Designer, ion trap



„załącznik nr 3 do zarządzenia nr 24/2016 Rektora PW

.....
miejsowość i data

.....
imię i nazwisko studenta

.....
numer albumu

.....
kierunek studiów

OŚWIADCZENIE

Świadomy/-a odpowiedzialności karnej za składanie fałszywych zeznań oświadczam, że niniejsza praca dyplomowa została napisana przeze mnie samodzielnie, pod opieką kierującego pracą dyplomową.

Jednocześnie oświadczam, że:

- niniejsza praca dyplomowa nie narusza praw autorskich w rozumieniu ustawy z dnia 4 lutego 1994 roku o prawie autorskim i prawach pokrewnych (Dz.U. z 2006 r. Nr 90, poz. 631 z późn. zm.) oraz dóbr osobistych chronionych prawem cywilnym,
- niniejsza praca dyplomowa nie zawiera danych i informacji, które uzyskałem/-am w sposób niedozwolony,
- niniejsza praca dyplomowa nie była wcześniej podstawą żadnej innej urzędowej procedury związanej z nadawaniem dyplomów lub tytułów zawodowych,
- wszystkie informacje umieszczone w niniejszej pracy, uzyskane ze źródeł pisanych i elektronicznych, zostały udokumentowane w wykazie literatury odpowiednimi odnośnikami,
- znam regulacje prawne Politechniki Warszawskiej w sprawie zarządzania prawami autorskimi i prawami pokrewnymi, prawami własności przemysłowej oraz zasadami komercjalizacji.

Oświadczam, że treść pracy dyplomowej w wersji drukowanej, treść pracy dyplomowej zawartej na nośniku elektronicznym (płyce kompaktowej) oraz treść pracy dyplomowej w module APD systemu USOS są identyczne.

.....
czytelny podpis studenta”

Spis treści

1. WSTĘP	1
1.1 Komputery kwantowe	1
1.2 Pułapki jonowe	2
1.3 Geneza pracy	3
1.4 Cel pracy	3
2. ZAŁOŻENIA I WYMAGANIA	4
3. KONCEPCJA PRACY	5
3.1 Schemat blokowy	5
3.2 Zasilanie	6
3.3 Przetwornik cyfrowo-analogowy	6
3.4 Kanał wyjściowy	6
3.5 Filtr wyjściowy z możliwością odłączenia	7
3.6 Przerzutnik Schmitta	7
4. REALIZACJA URZĄDZENIA	8
4.1 Przetwornik cyfrowo-analogowy i komunikacja z komputerem	8
4.2 Kanał wyjściowy	11
4.3 Wyłączany filtr wyjściowy	14
4.4 Sygnalizacja wysokiej temperatury.....	16
4.5 Zasilanie układu	19
4.6 Projekt płytki drukowanej	25
4.6.1 Rozmieszczenie elementów	26
4.6.2 Panel przedni	29

5. URUCHOMIENIE I TESTY	30
5.1 Zasilanie	30
5.2 Przetwornik cyfrowo-analogowy, komunikacja i kanał wyjściowy	33
5.3 Sygnalizacja wysokiej temperatury	38
6. PODSUMOWANIE.....	39
7. BIBLIOGRAFIA.....	40
8. WYKAZ SYMBOLI I SKRÓTÓW	42
9. SPIS RYSUNKÓW	43
10. SPIS TABEL.....	44
11. SPIS WZORÓW	44
12. SPIS ZAŁĄCZNIKÓW	44
13. ZAŁĄCZNIKI	45
A. Schematy logiczne	45
B. Warstwy płytki drukowanej.....	52

1. Wstęp

Koniec XX i początek XXI wieku przyniósł ogromny rozwój techniki informacyjnej która z dnia na dzień generuje coraz większe ilości danych wymagających przetworzenia. Jednocześnie moc obliczeniowa standardowych komputerów przez wiele lat rosnąca w sposób zbliżony do przewidywanego przez prawo Moore'a tempa staje przed coraz większą liczbą problemów uniemożliwiających dotychczasowy wzrost. Skalowanie tranzystorów będących podstawą każdego współczesnego komputera napotyka coraz więcej problemów. Rozmiary tranzystorów dochodzą do rozmiarów gdzie efekty fizyki kwantowej nie będące przy większych rozmiarach znaczące, stały się decydujące. Przykładem jest efekt tunelowania kwantowego, w którym cząstka może przeniknąć barierę potencjału wyższą niż energia cząstki, a prawdopodobieństwo wystąpienia tego efektu jest odwrotnie proporcjonalne do wysokości i szerokości bariery. Przy rozmiarach bramek tranzystorów połowych rzędu pojedynczych nanometrów, bariera staje się na tyle cienka że problemem staje się efekt tunelowania elektronów przez zamknięty kanał tranzystora. Powoduje on wzrost prądu spoczynkowego tranzystora, co przekłada się na wzrost poboru mocy przez układ oraz może skutkować niepoprawnym działaniem całego układu. Aby umożliwić dalszy rozwój technologii opartej na tranzystorach w ciągu ostatniej dekady wiodące firmy technologiczne wprowadziły do produkcji wielobramkowe tranzystory połowe (FinFET, GAAFET) nie będące już strukturami płaskimi, jednak nawet te tranzystory podlegają ograniczeniom wynikającym z praw fizyki kwantowej. Wymaga to zastosowania zupełnie innego podejścia do budowy komputera.

1.1 Komputery kwantowe

Rozwiązaniem niektórych problemów z komputerami opartymi na tranzystorach jest rozwój komputerów kwantowych których idea zapoczątkowana została w latach siedemdziesiątych dwudziestego wieku. Początkowo jedynie rozważana teoretycznie wraz z rozwojem nauki i techniki staje się następnym krokiem w ewolucji techniki informacyjnej.

Komputery kwantowe jako najmniejszą jednostkę informacji wykorzystują kubit, zamiast używanych w standardowych komputerach bitów. Kubit nie posiada w przeciwieństwie do bitu jednej ustalonej wartości lecz może być dowolną superpozycją dwóch stanów kwantowych. Oznacza to że istnieje pewne prawdopodobieństwo że znajduje się w jednym stanie, i pewne prawdopodobieństwo że znajduje się w drugim stanie. Jednak dzięki wykorzystaniu kubitów i możliwości ich splątania kwantowego możliwe jest przechowywanie ogromnych ilości informacji wzrastającą wykładniczo do ilości kubitów, oraz wykonywać na nich obliczenia jednocześnie co pozwala uzyskać ogromną moc obliczeniową. Fizyczna realizacja komputera kwantowego wymaga urządzenia będącego w stanie utrzymywać stan kubit w czasie, między innymi poprzez izolację od czynników zewnętrznych takich jak temperatura czy pole elektromagnetyczne, inicjalizować stan początkowy oraz przeprowadzać pomiary poszczególnych kubitów.

1.2 Pułapki jonowe

Jednym z podejść będących możliwą implementacją urządzenia będącego w stanie manipulować kubitami jest pułapka jonowa. Christopher J. Ballance w pracy *High-Fidelity Quantum Logic in Ca⁺*[1] przedstawia badania nad wykorzystaniem kubitów w formie jonów wapnia. Wykorzystana jest tam pułapka jonowa zbudowana jest z elektrod podłączonych do sygnału o częstotliwości radiowej, potencjału zerowego lub napięcia stałego. Odpowiednia kombinacja dynamicznego i statycznego pola elektrycznego o odpowiednich parametrach ma za zadanie utrzymać cząstki w centrum pułapki. Dla izolacji od warunków zewnętrznych użyta jest komora próżniowa zawierająca otwory umożliwiające dostęp aparatury obrazującej oraz systemu laserów. System laserów obejmuje kilka rodzajów laserów służących chłodzeniu jonów, odczytywaniu lub modyfikacji ich stanu. Niektóre wiązki laserowe wymagają bardzo precyzyjnego kierowania wiązek, które realizowane jest przy pomocy układu luster. Odpowiednie ustawienie wiązki laserowej ma na celu zwiększenie natężenia wiązki laserowej padającej na jon. Użycie piezoelektrycznie sterowanych siłowników zamiast ręcznej regulacji pozwala na dużo precyzyjniejsze ustawienie wiązki co zwiększa odporność układu na wahania wiązki laserowej.

1.3 Geneza pracy

Istniejące sterowniki siłowników piezoelektrycznych takie jak MDT693B[33] cechują się dużą ceną(koszt MDT693B to 2000 €), małą ilością kanałów oraz dużym poborem mocy w pracy ze stałym ustawieniem siłowników. Naukowcy wskazują także na małą stabilność działania oraz znaczące szумы na wyjściu w istniejących urządzeniach. Dodatkową przesłanką ku stworzeniu nowego modułu jest potrzeba głębokiej integracji z innymi modułami systemu Sinara oraz ARTIQ, które zapewniają większość funkcjonalności niezbędnych przy eksperymentach informatyki kwantowej. Komercyjne urządzenia wykorzystują ponadto różne, często niekompatybilne interfejsy wprowadzające opóźnienia w komunikacji, niepożądane szczególnie w systemach czasu rzeczywistego.

1.4 Cel pracy

Celem niniejszej pracy jest zaprojektowanie, wytworzenie oraz uruchomienie modułu Zapper przeznaczonego do sterowania siłowników piezoelektrycznych kontrolujących ustawienie luster, stosowanych między innymi w pułapkach jonowych. Siłowniki piezoelektryczne używane w tym celu charakteryzują się napięciem sterowania do 500 V oraz pojemnością elektryczną rzędu setek nanofaradów[3]. Przykładem takiego siłownika jest powszechnie używany Thorlabs Polaris K1S2P[2] przedstawiony na rysunku 1, kontrolowany napięciem od 0 V do 150 V, o pojemności elektrycznej 350 nF.



Rysunek 1 Siłownik piezoelektryczny Thorlabs Polaris-K1S2P.

2. Założenia i wymagania

System sprzętowy Sinara zawiera urządzenia zaprojektowane do użytkowania w laboratoriach fizyki kwantowej we współpracy z systemem kontroli dla eksperymentów informatyki kwantowej ARTIQ[5]. Wszystkie urządzenia mają cechować się pracą w czasie rzeczywistym, transparentnym procesem projektowym, otwartym kodem źródłowym, prostym użytkowaniem, modułowością oraz kompleksowymi testami sprzętu przed wprowadzeniem do produkcji. Jednym z dwóch formatów urządzeń systemu Sinara jest format EEM[4]. Przeznaczony jest dla urządzeń o niskim koszcie co zwiększa skalowalność eksperymentów. Format ten określa wymiary urządzenia, panelu przedniego oraz możliwe opcje komunikacji. Urządzenia formatu EEM zasilane są i sterowane przez interfejs EEM. Podstawowym urządzeniem pełniącym tę funkcję jest moduł Kasli[6] umożliwiający kontrolowanie do 12 urządzeń w standardzie EEM wykorzystując do tego wbudowany układ FPGA, oraz oprogramowanie ARTIQ.

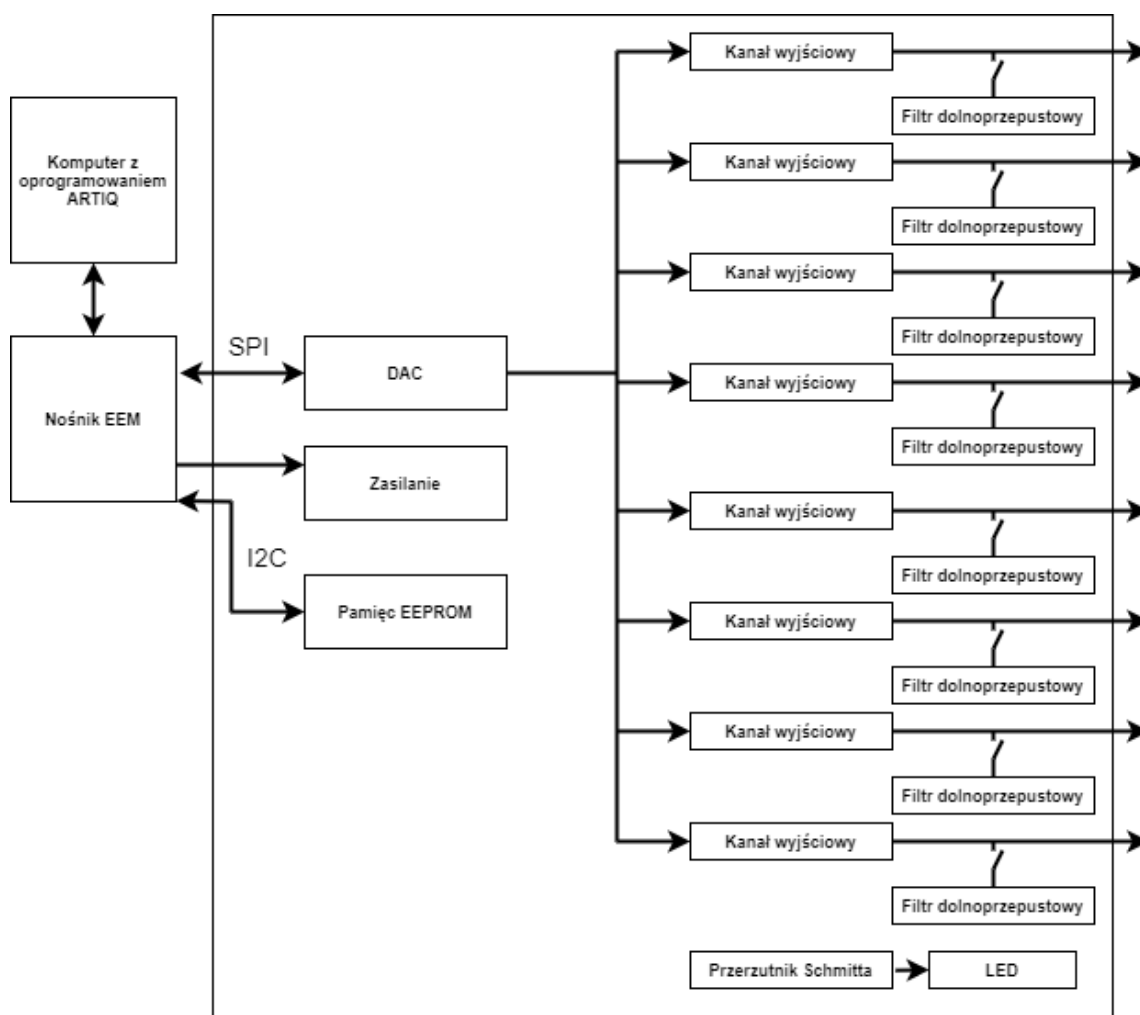
Specyfikacja i wymagania stawiane urządzeniu podlegały ewolucji w trakcie otwartej dyskusji z naukowcami i inżynierami ustalając ostateczne wymagania na:

- Kompatybilność z systemem Sinara – komunikacja i zasilanie przez interfejs EEM.
- Standardowe wymiary urządzenia w standardzie EEM, kompatybilne z kasetą 3U 160 mm.
- Osiem niezależnych kanałów.
- Napięcie wyjściowe od 0 V do 150 V lub 200 V.
- Możliwość zmiany zakresu napięcia wyjściowego.
- Umieszczenie przetwornika cyfrowo-analogowego na płycie.
- Komunikacja przez interfejs SPI i dodatkowe sygnały cyfrowe.
- Niski pobór mocy przy pracy statycznej poniżej 5 W, oraz możliwość jego regulacji.
- Tryb pracy przeznaczony dla stałego napięcia wyjściowego redukujący szумы z możliwością jego wyłączenia.
- Sygnalizacja wyłączenia kanału z powodu wysokiej temperatury.
- Złącze wyjściowe D-SUB.

3. Koncepcja pracy

3.1 Schemat blokowy

Moduł Zapper został zaplanowany i zrealizowany w formie bloków funkcjonalnych przedstawionych na rysunku 2.1. Każdy blok ma określone zadania. Całe urządzenie zostało zaprojektowane w programie Altium Designer. Pozwala on stworzyć urządzenie w formie wieloarkuszowego i hierarchicznego projektu składającego się z bloków funkcjonalnych, ale także tworzyć warianty produkcyjne i korzystać z zewnętrznych bibliotek elementów.



Rysunek 2 Schemat blokowy urządzenia

3.2 Zasilanie

Blok zasilania odpowiada za zaopatrzenie wszystkich podzespołów urządzenia w źródła napięcia o potrzebnych wartościach, odpornych na szybkie zmiany obciążenia. Całe urządzenie zasilane jest ze złącza EEM dostarczającego do bloku zasilania napięcie +12 V, więc do uzyskania odpowiednich poziomów zasilania wykorzystane będą impulsowe przetwornice napięcia, liniowe stabilizatory napięcia oraz dla uzyskania możliwie niskich szumów przenikających do sygnałów analogowych zastosowane zostaną dolnoprzepustowe filtry pasywne LC.

3.3 Przetwornik cyfrowo-analogowy

Blok DAC składa się z przetwornika cyfrowo-analogowego wraz z układem scalonym zapewniającym precyzyjne źródło napięcia referencyjnego. Komunikacja z interfejsem EEM i systemem ARTIQ odbywa się poprzez szeregowy interfejs urządzeń peryferyjnych SPI wymagający 4 linii sygnałowych cyfrowych. Złącze EEM przez które będzie odbywać się komunikacja dostarcza do urządzenia 8 linii sygnałowych, więc pozostałe 4 linie będzie można wykorzystać do dodatkowych funkcji przetwornika jak kontrola poprawności pakietów danych dostarczonych do przetwornika. Sygnały dostarczane są przez złącze EEM za pomocą niskonapięciowego sygnału różnicowego w standardzie LVDS, i muszą być przekonwertowane na standard LVCMOS. Złącze EEM dostarcza także oddzielne zasilanie 3,3 V, oraz sygnały magistrali I²C służące do obsługi nieulotnej pamięci EEPROM pełniącej funkcję identyfikacyjną.

3.4 Kanał wyjściowy

Kanał wyjściowy składa się z filtra dolnoprzepustowego na wyjściu przetwornika cyfrowo-analogowego mającego usunąć szumy o wysokich częstotliwościach powstające w trakcie pracy przetwornika cyfrowo-analogowego. Następnie umieszczony jest układ wysokonapięciowego wzmacniacza zrealizowanego za pomocą wzmacniacza operacyjnego. Wzmacniacz ten zasilany z szyny wysokiego napięcia odpowiada także za znaczą część statycznego poboru energii, więc powinien posiadać możliwość regulacji tego parametru.

3.5 Filtr wyjściowy z możliwością odłączenia

W wielu zastosowaniach nie jest wymagane sterowanie siłownikami sygnałem o szybko zmieniającej się wartości, a preferowane jest ustawienie stałej wartości napięcia na wyjściu przy jak najmniejszych szumach. W celu można wykorzystać dolnoprzepustowy filtr aktywny drugiego rzędu z zerową zmianą składowej stałej opisany w pracy Kresimira Odorcica[7] oraz Johna Dunna[8]. Zaletą takiego rozwiązania jest możliwość użycia niskoszumnego wzmacniacza operacyjnego niskiej mocy niewymagającego zasilania z szyny wysokiego napięcia. Jest to możliwe dzięki izolacji wzmacniacza od wysokiego napięcia stałego przez kondensatory.

3.6 Przerzutnik Schmitta

Przerzutnik Schmitta służy do sygnalizacji wyłączenia kanału wyjściowego urządzenia z powodu wysokiej temperatury. Zapala on diody LED widoczne na panelu przednim urządzenia informujące użytkownika o wyłączeniu danego kanału w wyniku przegrzania.

4. Realizacja urządzenia

4.1 Przetwornik cyfrowo-analogowy i komunikacja z komputerem

Każde urządzenie systemu Sinara wyposażone musi być w nieulotną pamięć EEPROM służącą do identyfikacji danego urządzenia. Obsługiwana jest ona poprzez magistralę szeregową I²C oraz zasilana jest z niezależnie dostarczanego ze złącza EEM napięcia +3,3 V. Zastosowano wykorzystaną w wielu istniejących urządzeniach pamięć 24AA02E48T-I/OT[9] o rozmiarze 2 kilobitów.

Jedną z proponowanych opcji dostarczania sygnału analogowego do kanałów wyjściowych było wykorzystanie istniejących w systemie Sinara modułów zawierających wyłącznie wielokanałowe przetworniki (na przykład Zotino[10] lub Fastino[11]) i dostarczenie ich przewodami do modułu Zapper. Porzucono takie podejście głównie ze względu na trudność użytkowania w takiej konfiguracji, oraz kosztu dodatkowych urządzeń nie będących zawsze na wyposażeniu laboratorium.

Zdecydowano się więc na umieszczenie układu w urządzeniu, a jego wybór opiera się na poniższych założeniach:

- Zakres napięcia wyjściowego od 0 V do 10 V w celu zmniejszenia wymaganego do obsługi całego zakresu napięcia wzmocnienia układu wzmacniacza wysokiego napięcia.
- Przetwornik ośmiokanałowy.
- Największa możliwa w tego typu układach rozdzielczość 16 bitów.
- Komunikacja przez interfejs SPI.
- Wykorzystanie istniejącego oprogramowania ARTIQ.

Szczególnie ostatni punkt założeń ogranicza i jednocześnie wskazuje najlepiej pasujący do urządzenia przetwornik którym jest produkt firmy Analog Devices AD5362[15]. W oprogramowaniu ARTIQ istnieje już sterownik do przetworników z rodziny AD53XX[12], gdyż 32-kanałowy DAC z tej rodziny jest umieszczony w module Zotino. Dzięki temu będzie możliwe korzystanie z modułu Zapper bez potrzeby tworzenia całkowicie nowego sterownika, modyfikując w lekkim stopniu istniejące rozwiązania.

Złącze EEM posiada 30 wyprowadzeń, na które składa się 9 pinów masy, 2 piny zasilania +12 V, 2 piny do obsługi magistrali I²C, jeden pin do zasilania pamięci EEPROM +3,3 V oraz 8 par służących do obsługi sygnałów cyfrowych w formie niskonapięciowego sygnału różnicowego. System ARTIQ pozwala na dowolne wykorzystanie tych sygnałów, jednak w celu łatwiejszego wykorzystania istniejącego oprogramowania ich konfiguracja w module Zapper jest bardzo zbliżona do użytej w module Zotino, z wyjątkiem zastąpienia sygnału sterującego rejestrem przesuwym, sygnałem sygnalizującym błędnie otrzymany pakiet danych w przetworniku i została przedstawiona poniżej w Tabeli 1.

Funkcja	Numer wyprowadzenia	Zastosowanie
GND	1, 4, 7, 10, 13, 16, 19, 22, 25	GND
+12 V	28, 29	Zasilanie urządzenia
I ² C	26 (SDA), 27 (SCL)	Komunikacja EEPROM
+3,3 V	30	Zasilanie EEPROM
LDVS_1	2 (P), 3 (N)	SCLK
LDVS_2	5 (P), 6 (N)	SDI
LDVS_3	8 (P), 9 (N)	SDO
LDVS_4	11 (P), 12 (N)	SYNC
LDVS_5	14 (P), 15 (N)	PEC
LDVS_6	17 (P), 18 (N)	LDAC
LDVS_7	20 (P), 21 (N)	BUSY
LDVS_8	23 (P), 24 (N)	CLR

Tabela 1 Wyprowadzenia złącza EEM.

W celu zamiany sygnału różnicowego w standardzie LVDS na standardowy sygnał cyfrowy zastosowano dwa 4-kanalowe konwertery SN65MLVD040RGZT[14] mogące realizować funkcje nadajnika lub odbiornika sygnału LVDS niezależnie na każdym kanale. W celu uzyskania poprawnego napięcia różnicowego oraz dopasowania impedancyjnego do linii różnicowej, pomiędzy każdą parę linii umieszczono rezystory terminujące o wartości 100 Ω możliwie blisko wyprowadzeń układu scalonego. Będzie on pracował z wykorzystaniem zmienionych progów napięcia różnicowego jako odbiornik typu 2 ograniczających oscylacje wyjścia przy braku sygnału wejściowego. Układ wykorzystuje zasilanie +3,3 V które będzie stanowić także zasilanie układów cyfrowych w przetworniku AD5362.

AD5362 oprócz podstawowej funkcji komunikacji przez SPI posiada kilka dodatkowych funkcjonalności. 4 sygnały cyfrowe(LDAC, BUSY, CLR oraz PEC) służące do kontroli i zarządzania komunikacją przetwornika zostały doprowadzone do złącza EEM gdzie mogą być sterowane lub odczytywane przez oprogramowania ARTIQ. Funkcja resetu całego urządzenia realizowana jest przez układ STM811SW16F[16] resetujący układ w przypadku spadku napięcia zasilania. Kolejną funkcją jest monitor, pozwalający przekierować na jedno wyprowadzenie sygnał z dowolnego wyjścia przetwornika. Żeby wykorzystać tę funkcję do jego wyjścia dołączono punkt testowy pozwalający łatwo kontrolować wyjścia przetwornika. Przetwornik posiada także wbudowany czujnik temperatury, pin wejścia-wyjścia ogólnego przeznaczenia, oraz 2 wejścia monitora mogące zostać przekierowane na jego wyjście, jednak te funkcje nie są wykorzystywane w tym urządzeniu.

Do poprawnego działania DAC wymaga precyzyjnego źródła napięcia referencyjnego od którego zależy zakres napięć wyjściowych przetwornika. Zakres ten wynosi czterokrotność napięcia wzorcowego, więc dla zaplanowanego zakresu wynoszącego 10 V napięcie to musi wynosić 2,5 V. W tym celu użyto układu ADR421A[13] którego dokładność początkowa wynosi 0,12% czyli 3 mV. Do zasilania wymaga minimum 2 V różnicy między napięciem wejściowym a wyjściowym, co oznacza zasilanie napięciem minimum +4,5 V.

Przetwornik wymaga minimum 1,4 V różnicy między napięciem wyjściowym a napięciami zasilania. Oznacza to że dla zaplanowanego wyjścia napięcia zasilania muszą wynosić minimum +11,4 V dodatniego i maksimum -4,5 V dla ujemnego. Każde z 3 napięć doprowadzone jest przez parę wyprowadzeń, a dla poprawnego działania przetwornika dodano dla każdej pary kondensatory blokujące: ceramiczny 100 nF oraz tantalowy 10 μ F. Dołączono je także do wejścia ADR421A i obu wejść napięć odniesienia.

Dla łatwego przeprowadzenia testów oraz możliwości sterowania urządzeniem bez użycia sygnałów różnicowych do każdego sygnału dołączonego do złącza EEM dodano punkty testowe umożliwiające podłączenie tam przyrządów pomiarowych lub sterowania przetwornikiem za pomocą dowolnego urządzenia obsługującego SPI.

W toku projektowania urządzenia wystąpił znany konstruktorom problem chwilowej niedostępności danego elementu. AD5362 występuje w dwóch obudowach różniących się kształtem i ilością wyprowadzeń przy tej samej funkcjonalności. Główną różnicę stanowi wartość impedancji termicznej, lepsza w przypadku opakowania LFCSP, więc rozpoczęto projektowanie urządzenia z wykorzystaniem wersji AD5362BCPZ będącej wtedy dostępnej w sprzedaży. W momencie weryfikacji schematów odnotowano brak tej wersji na rynku sprzedaży, jednak wersja AD5362BSTZ pozostawała dostępna w niewielkich ilościach. Program Altium Designer posiada opcje tworzenia wariantów projektowych w których oba elementy znajdują się na płycie drukowanej jednak tylko jeden może być uwzględniony w zestawieniu materiałów potrzebnych do budowy urządzenia. W ten sposób powstały dwa warianty modułu Zapper, zawierające jedną z dwóch wersji przetwornika AD5362.

4.2 Kanał wyjściowy

Filtr dolnoprzepustowy na wyjściu przetwornika cyfrowo-analogowego pełni funkcję filtra rekonstrukcyjnego mającego za zadanie wygładzić przebieg sygnału na wyjściu przetwornika. Filtr ten został zrealizowany w formie zaproponowanej podczas dyskusji na GitHubie, jako dolnoprzepustowy filtr aktywny drugiego rzędu Sallena-Keya z częstotliwością graniczną wynoszącą 75 kHz. W filtrze wymagane jest użycie wzmacniacza operacyjnego który będzie zasilany tymi samymi napięciami co DAC, i musi być w stanie pracować z sygnałem o zakresie od 0 V do 10 V. Wybrano precyzyjny, niskoszumny układ AD8675[17] charakteryzujący się możliwym zakresem zasilania aż do 36 V.

Wzmacniacz wysokiego napięcia został zrealizowany przez użycie wzmacniacza operacyjnego w konfiguracji nieodwracającej. Przy wyborze pod uwagę wzięto wzmacniacze operacyjne o zakresie napięć zasilania od 150 V do 350 V. Większość układów o tak wysokim zakresie zasilania są to wzmacniacze operacyjne dużych mocy o maksymalnych prądach wyjściowych rzędu amperów. Oprócz wysokich prądów wyjściowych cechują je bardzo duże rozmiary (obudowy TO-3) i mała dokładność, przez co nie mogą być wykorzystane w module Zapper. Biorąc pod uwagę założenia projektowe wytypowano 3 układy spełniające podstawowe parametry. Porównano je w tabeli 2. a podane tam dane

przedstawiają podane parametry w najgorszych przypadkach, na przykład maksymalne napięcie niezrównoważenia.

Porównując te 3 elementy wybrano ADHV4702-1. Cechuje się on:

- Najmniejszym odstępem napięcia wyjściowego od napięć zasilających. Jest to szczególnie ważne gdyż pozwala na pełne wykorzystanie zasilania, oraz wykorzystanie niskiego ujemnego napięcia na przykład -5 V.
- Regulacja prądu spoczynkowego, umożliwiająca obniżenie go poniżej 1 mA na każdy kanał, co znacząco obniża pobór mocy z przetwornicy wysokiego napięcia oraz zapewnia mniejsze wydzielanie ciepła.
- Najlepszymi parametrami dotyczącymi precyzji, napięcia niezrównoważenia i widmowej gęstości szumów .

	ADHV4702-1	PA441	OPA462
Zakres napięć zasilania	12 V do 220 V	10 V do 350 V	12 V do 180 V
Odstęp napięcia wyjściowego od zasilania	1,4 V	12 V	5 V
Maks. prąd wyjściowy	20 mA	120 mA	45 mA
Prąd spoczynkowy	3,3 mA, 1 mA, 0,6 mA	2,5 mA	3,7 mA
Napięcie niezrównoważenia	1 mV	20 mV	3,4 mV
Widmowa gęstość szumów napięcia	8 nV/ $\sqrt{\text{Hz}}$	-	23 nV/ $\sqrt{\text{Hz}}$
Widmowa gęstość szumów prądu	12 fA/ $\sqrt{\text{Hz}}$	-	450 fA/ $\sqrt{\text{Hz}}$
GBP	10 MHz	10 MHz	6,5 MHz
Długość i szerokość	7 mm x 7 mm	16 mm x 14,5 mm	6,2 mm x 5 mm
Wysokość	0,75 mm	3,3 mm	1,7 mm
Slew Rate	74 V/ μs	32 V/ μs	32 V/ μs
Dodatkowe funkcje	Pin wyłączający, czujnik temperatury, możliwe zabezpieczenie temperaturowe, regulacja prądu spoczynkowego	Ograniczenie prądu wyjściowego	Pin wyłączający, pin kontrolny, zabezpieczenie temperaturowe
Koszt sztuki	78 zł	104 zł	74 zł

Tabela 2 Porównanie wysokonapięciowych wzmacniaczy operacyjnych.

Sygnal z filtra rekonstrukcyjnego doprowadzony jest do wejścia nieodwracającego ADHV4702-2, jednocześnie pomiędzy wejścia wzmacniacza umieszczono równolegle dwie podwójne szeregowo diody impulsowe BAV199. Ich zadaniem jest ograniczenie napięcia pomiędzy wejściami układu, co przekłada się na ograniczenie możliwości pracy dynamicznej układu. Jest to zalecane gdyż przy dużych częstotliwościach i dużych zmianach napięcia wyjściowego układ zaczyna wydzielać większe ilości ciepła powodując wzrost temperatury złącza mogący uszkodzić układ.

Domyślnym zakresem napięć wyjściowych jest zakres od 0 V do 200 V. Oznacza to że wzmocnienie musi wynosić 20 V/V, aby sygnał z przetwornika obejmował cały zakres. Wartość ta zależy od stosunku wartości rezystorów w pętli sprzężenia zwrotnego, i wybrano wartości: 43,2 k Ω dla rezystora połączonego z wejściem odwracającym i masą, oraz dwa połączone rezystory 390 k Ω i 430 k Ω łączące wyjście wzmacniacza z wejściem odwracającym. Ponieważ przy maksymalnym napięciu wyjściowym wynoszącym 200 V, różnica potencjałów sygnałów wejściowych i wyjściowych wynosi 180 V, zamiast jednego rezystora o wartości 820 k Ω , zastosowano dwa połączone szeregowo rezystory w obudowach 0805 mogących pracować każdy z maksymalnym napięciem 150 V. Wyjściem sygnału z urządzenia będzie 15-pinowe złącze kątowe żeńskie D-SUB Harting[32].

Pojemnościowy charakter obciążenia wymaga dodatkowych elementów zapewniających stabilność wzmacniacza. Jest to zapewnione przez dodanie kondensatora kompensującego o wartości 5,6 pF pomiędzy pin przeznaczony do tego zastosowania, oraz wyjście układu, oraz podłączony szeregowo do wyjścia wzmacniacza rezystor o wartości 33 Ω . Elementy te zapewniają stabilność pracy nawet przy znaczącym czysto pojemnościowym obciążeniu. W celach prototypowych dodano pola lutownicze dla dwóch szeregowo połączonych elementów o rozmiarze 0805 w których można umieścić kondensatory lub rezystory jako stałe obciążenie dla wzmacniacza. Do wejść zasilania obu wzmacniaczy operacyjnych podłączono ceramiczne kondensatory blokujące o pojemności 100 nF i napięciu znamionowym odpowiednio 16 V i 250 V.

Regulacja prądu spoczynkowego polega na dołączeniu rezystora pomiędzy odpowiadający za to pin RADJ, a masę. Producent określił działanie regulacji przy

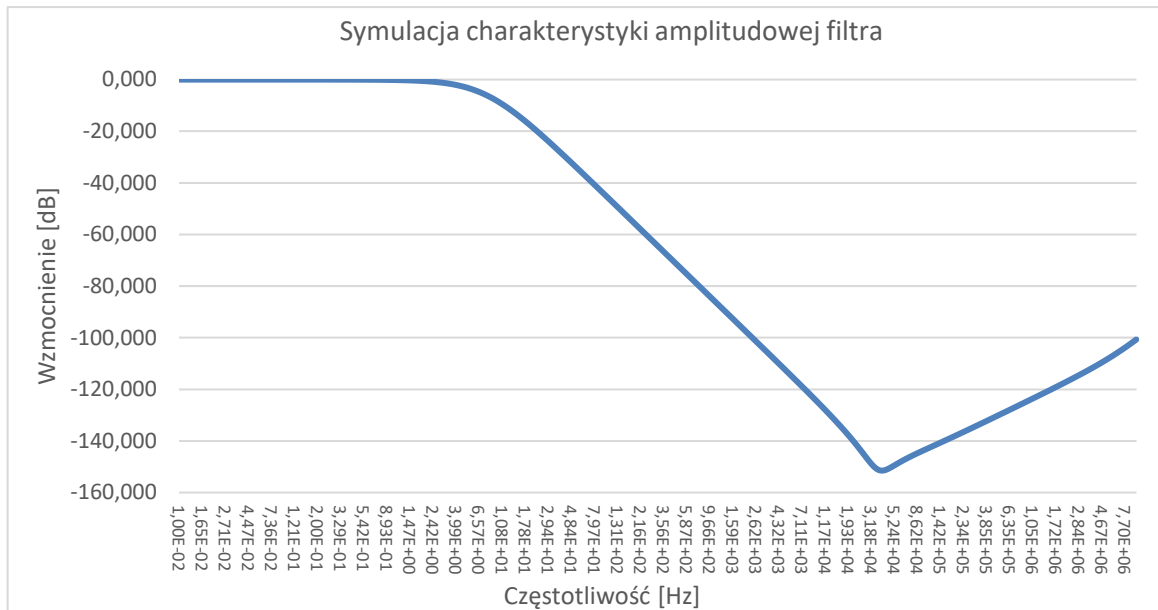
3 różnych wartościach, zamontowanie 100 k Ω rezystora oznacza największą redukcję do 0,6 mA, 50 k Ω do 1 mA, a dołączenie wyprowadzenia do masy skutkuje poborem prądu wynoszącym 3,3 mA. Operacje te realizowane są przy użyciu przełącznika mechanicznego dźwigienkowego B13AP. W module Zapper domyślnym trybem pracy jest maksymalne ograniczenie prądu, ma to na celu zmniejszenie stałego poboru mocy i wydzielania ciepła w obwodzie drukowanym. Negatywnym skutkiem redukcji prądu spoczynkowego jest zmniejszenie pasma pracy wzmacniacza oraz wzrost szumów.

4.3 Wyłączany filtr wyjściowy

Siłowniki piezoelektryczne w wielu przypadkach użytkowane są w jednym stałym ustawieniu i nie wymagają możliwości pracy z sygnałem zmiennym. W trakcie dyskusji zgłoszono potrzebę takiego trybu pracy urządzenia przeznaczonego do pracy z sygnałem o stałej wartości, zmniejszającym za to szumy i tętnienia w aplikacjach wymagających stałego, ale precyzyjnego ustawienia siłownika.

Tryb ten zrealizowano za pomocą dolnoprzepustowego filtra aktywnego drugiego rzędu z zerową zmianą składowej stałej. Taka architektura pozwala na wykorzystanie precyzyjnego wzmacniacza operacyjnego zasilanego z niskiego napięcia, gdyż jest on oddzielony od wysokiego napięcia na wyjściu wzmacniacza przez dwa kondensatory. Jednocześnie nie wprowadza żadnych zmian w poziomie napięcia stałego, co nie jest możliwe w filtrach gdzie sygnał jest doprowadzony bezpośrednio do wejścia wzmacniacza operacyjnego, a między innymi napięcie niezrównoważenia wzmacniacza operacyjnego wpływa na składową stałą sygnału.

Do budowy wybrano ADA4702-2[20] ze względu na bardzo niski prąd spoczynkowy wynoszący 1 mA, zakres napięć zasilania wynoszący 10 V oraz szerokie pasmo pracy. Użycie 2-kanalowego wzmacniacza pozwala zaoszczędzić miejsce, oraz znacząco uprościć prowadzenie ścieżek zasilających. Konstrukcja filtra wymaga także dwóch rezystorów oraz dwóch kondensatorów, których wartości określają częstotliwość graniczną (dla której tłumienie wynosi 6 decybeli) według wzoru 1.



Rysunek 3 Symulacja SPICE charakterystyki częstotliwościowej filtra wyjściowego

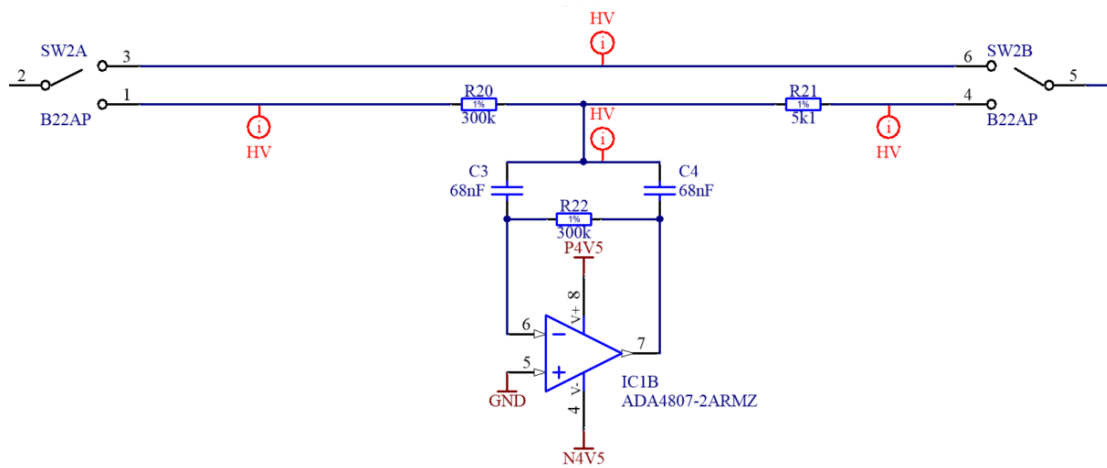
$$f_g = \frac{1}{2 * \pi * \sqrt{R1 * R2 * C1 * C2}}$$

Wzór 1 Częstotliwość graniczna filtra wyjściowego

Założeniem filtra jest tłumienie jak największego zakresu szumów, dlatego docelowa częstotliwość graniczna powinna umożliwiać ograniczenia zarówno szumów na częstotliwościach rzędu kiloherców ale też obejmować szum różowy (tak zwany szum 1/f) istniejący na częstotliwościach rzędu pojedynczych herców, więc częstotliwość graniczna powinna być mniejsza niż róg szumu różowego w ADHV4702-1 wynoszący 10 Hz. Wybrano więc dwa rezystory o wartości 300 kΩ, oraz dwa kondensatory ceramiczne o wartości 68 nF i napięciu znamionowym 250 V. Wynikiem jest filtr o częstotliwości granicznej wynoszącej 7,8 Hz. Korzystając z modeli SPICE zarówno wzmacniacza operacyjnego jak i kondensatorów ceramicznych przeprowadzono symulacje w programie LTSpice dla sprawdzenia działania filtra i wyznaczenia jego charakterystyki amplitudowej w zakresie od 10 mHz do 10 MHz którą przedstawiono na rysunku 3.

Docelowo włączanie i wyłączanie filtra ma odbywać się z wykorzystaniem programowo sterowanych wyłączników, na przykład transoptorów. W celach testowych w pierwszym prototypie zastosowano przełączniki mechaniczne, łatwiejsze w sterowaniu których przełączenie całkowicie odcina filtr od toru

sygnałowego co przedstawiono na rysunku 4. Pomiędzy pinami przełącznika może znajdować się nawet napięcie 200 V, a przełączniki będące w stanie przełączyć takie napięcie cechują się dużymi rozmiarami i bardzo wysokim kosztem, więc zastosowano tani i łatwo dostępny przełącznik dźwigienkowy B22AP zastrzegając możliwość zmiany trybu pracy kanału wyłącznie przy wyłączonym zasilaniu.



Rysunek 4 Schemat dolnoprzepustowego filtra wyjściowego.

Podobnie jak w przypadku przetwornika cyfrowo-analogowego także tutaj wystąpiły chwilowe braki w dostępie pierwotnie wybranego wzmacniacza ADA4807-2ARMZ. Altium Designer pozwala jednak na stworzenie wariantu produkcyjnego bez umieszczania dodatkowego elementu go na płycie drukowanej. Wariant części alternatywnej pozwala na użycie innego elementu jeśli jego obudowa i opis wyprowadzeń pokrywa się całkowicie z pierwotnym układem. Wybrano wzmacniacz operacyjny ADA4841-2 w obudowie MSOP, cechujący się identyczną konfiguracją wyprowadzeń jak ADA4807-2, zbliżonymi wartościami zakresu zasilania, prądu spoczynkowego oraz widmowa gęstości szumów. Jest jednak droższy, posiada niższe pasmo GBP oraz niższą szybkość zmiany napięcia wyjściowego(ang. *Slew Rate*).

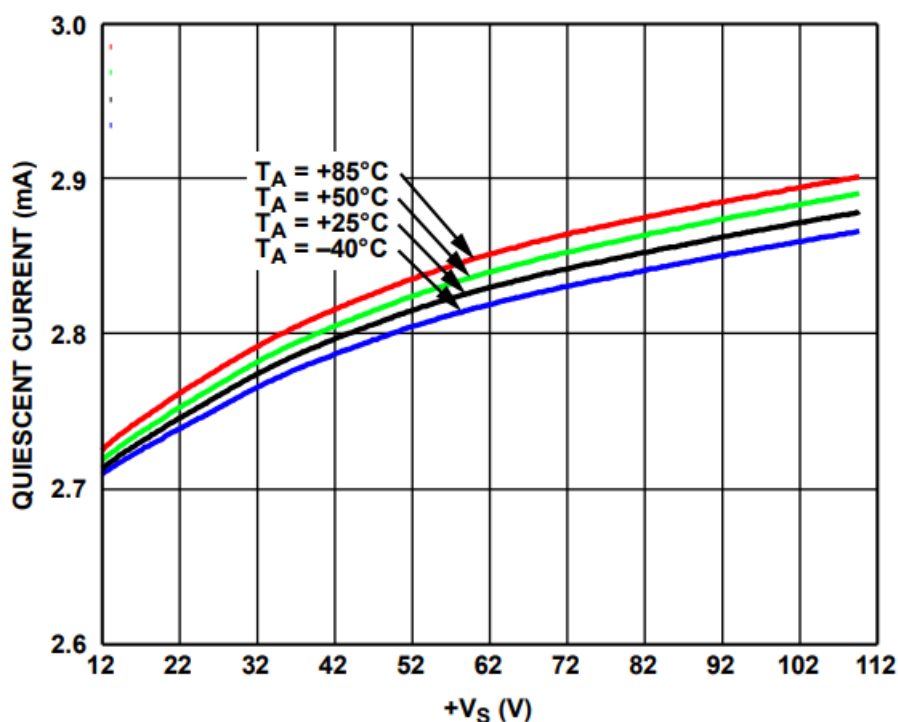
4.4 Sygnalizacja wysokiej temperatury

Znaczącym zagrożeniem dla urządzenia jest możliwość zniszczenia układów scalonych przez wystąpienie wysokiej temperatury. Najbardziej narażonym jest tutaj wzmacniacz operacyjny ADHV4702-1 ze względu na zasilanie go z napięcia 200 V. Dodatkowym choć nie najważniejszym czynnikiem sprzyjającym

przegrzewaniu się układu jest dodatnie sprzężenie zwrotne prądu spoczynkowego wzmacniacza przedstawione na rysunku 5. Wraz ze wzrostem temperatury dodatkowo wzrasta zużycie prądu przez element co objawia się jeszcze większym wydzieleniem się ciepła.

Zabezpieczenie realizowane jest w postaci połączenia pinów SD oraz TMP poprzez dzielnik napięcia stworzony przez dołączony rezystor 200 k Ω . Jest to rozwiązanie zaproponowane przez producenta i dopasowuje napięcie wyjściowe do progów włączania i wyłączania urządzenia przez wyprowadzenie SD.

Pin SD wyłącza działania wzmacniacza jeśli napięcie na nim spadnie poniżej +0,8 V. Układ staje się wtedy nieaktywny, a prąd spoczynkowy spada do 0,18 mA. Element staje się aktywny dopiero gdy napięcie na SD wzrośnie powyżej 1,6 V, czyli dopiero gdy temperatura spadnie do bezpiecznego poziomu.



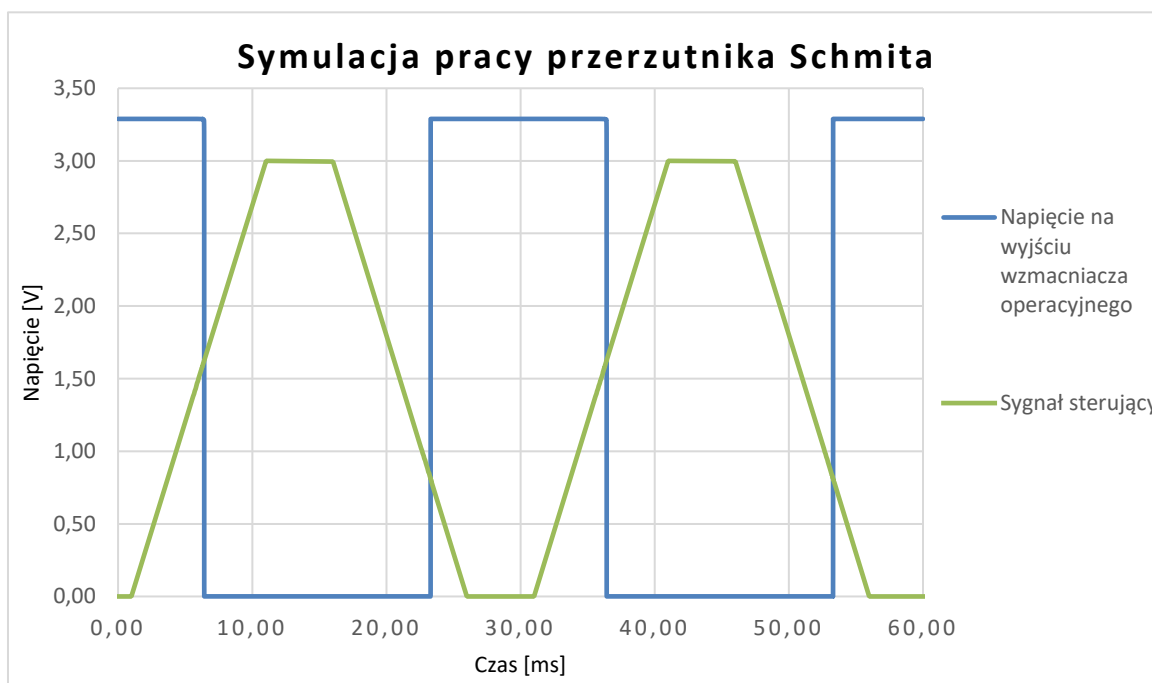
Rysunek 5 Pobór prądu spoczynkowego przez ADHV4702-1

Dla przyszłych użytkowników modułu równie ważne co zabezpieczenie urządzenia jest sygnalizacja wyłączenia danego kanału mogąca skutkować niepoprawnymi wynikami badań prowadzonych z pomocą siłowników piezoelektrycznych. Sygnalizacja będzie odbywać się przez diody LED na panelu, wykorzystano do tego układ H485CGDL[18], zawierający 4 niskoprądowe zielone

diody. Użycie dwóch takich elementów pozwala na sygnalizację wyłączenia każdego ADHV4702-1 zamontowanego na płycie.

Do sterownia diod potrzebny jest przerzutnik o progach przerzutu pokrywających się z progami włączania i wyłączania wzmacniacza. Do tego zadania zaprojektowano układ bistabilnego przerzutnika Schmitta w konfiguracji odwracającej z progami wynoszącymi odpowiednio 0,8 V i 1,6 V. Wykorzystano 4-kanalowy wzmacniacz operacyjny AD8544[19] ze względu na niską cenę, łatwy dostęp oraz oszczędność miejsca na płycie drukowanej. Do zasilania wykorzystano istniejące już w urządzeniu napięcie +3,3 V. Układ przerzutnika zbudowany jest z dzielnika napięcia na wejściu nieodwracającym wzmacniacza oraz rezystora tworzącego pętlę sprzężenia zwrotnego łączącego wyjście wzmacniacza z wejściem nieodwracającym. Sygnał z czujnika temperatury umieszczonego w ADHV4702-1 podłączony jest bezpośrednio do wejścia odwracającego. Dla poprawnego działania należy pomiędzy wyjście wzmacniacza operacyjnego, a anodę diody podłączyć szeregowo rezystor o wartości 220 Ω .

Producent oferuje model SPICE AD8544, i z jego pomocą przeprowadzono symulacje działania układu i potwierdzono założone progi przerzutu.



Rysunek 6 Symulacja pracy przerzutnika Schmitta.

4.5 Zasilanie układu

Mając już zrealizowane podstawowe bloki funkcjonalne, można podsumować potrzebne źródła napięcia:

- +3,3 V - układy cyfrowe,
- +11,5 V - przetwornik cyfrowo-analogowy i filtr rekonstrukcyjny,
- +4,5 V - referencyjnego źródła napięcia oraz filtr wyjściowy,
- -4,5 V - przetwornik cyfrowo-analogowy, filtr rekonstrukcyjny, filtr wyjściowy oraz wzmacniacz wysokonapięciowy,
- 200 V - wzmacniacz wysokonapięciowy.

Całe urządzenie zasilane jest przez złącze EEM[4] które dostarcza +12 V i maksymalnie 2 A, co oznacza maksymalny pobór mocy wynoszący 24 W. Wyjątek stanowi pamięć EEPROM zasilana z dostarczanego przez złącze EEM napięcia +3,3 V dla zapewnienia niezawodnego jej działania niezależnie od elementów urządzenia. Nie można jednak wykorzystać tego napięcia do zasilania innych układów ze względu na niski maksymalny prąd tego źródła wynoszący 20 mA.

W tabeli 3. przedstawiono uproszczone zestawienie maksymalnego zapotrzebowania energetycznego poszczególnych układów, pominięto tam źródło napięcia odniesienia ze względu na bardzo niski pobór prądu oraz przerzutnik Schmitta z diodami LED, który pobiera zauważalny prąd wyłącznie w przypadku wyłączenia wzmacniacza ADHV4702-1.

Napięcie	+3,3 V	+11,5 V	+4,5 V	-4,5 V	+200 V
SN65MLVD040RGZT	378 mA	-	-	-	-
AD5362	2 mA	8,5 mA	-	8,5 mA	-
AD8675 x8	-	24 mA	-	24 mA	-
ADHV4702-1 x8	-	-	-	28 mA	25 mA
ADA4807-2 x4	-	-	18 mA	18 mA	-
Całkowity prąd	380 mA	32,5 mA	18 mA	78,5 mA	25 mA

Tabela 3 Maksymalny pobór prądu przez układy scalone.

Parametry założone dla przetwornicy wysokiego napięcia spełniają układy R12-150B[22] oraz FS02-12[23]. Ich porównanie w tabeli 4. wskazuje jednoznacznie na pierwszy, ze względu na kilkukrotnie niższą cenę mniejsze wymiary oraz trudne do zrealizowania sterowanie napięciem wejściowym.

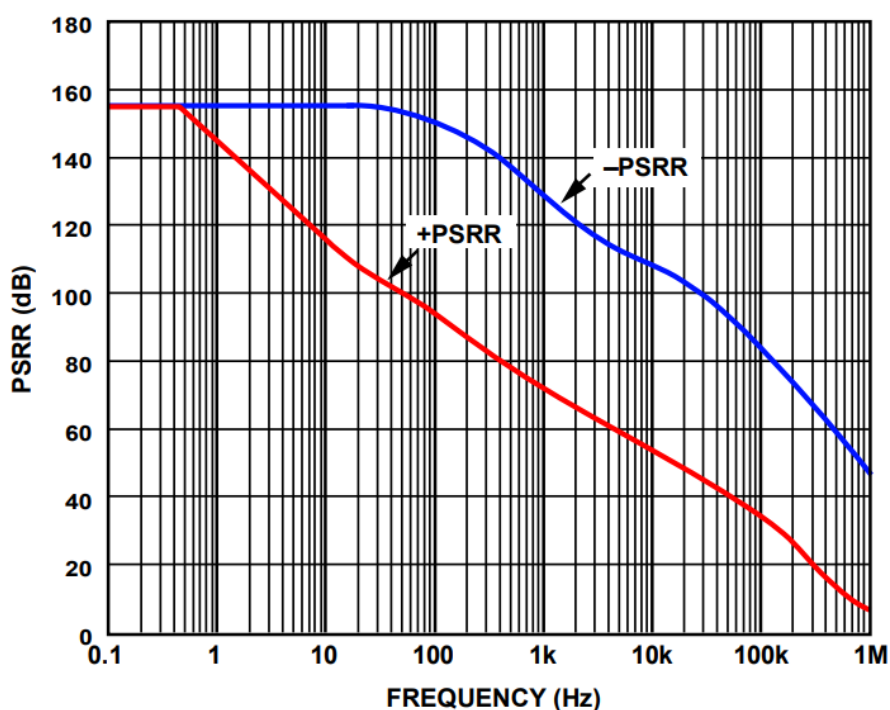
Urządzenie	R12-150B	FS02-12
Napięcie wyjściowe	92 V do 200 V	0 V do 200 V
Moc wyjściowa	5 W	10 W
Wydajność	82 %	67 %
Regulacja	Dzielnikiem napięcia	Napięciem wejściowym
Wymiary	31,8 mm x 20 mm x 9,4 mm	57 mm x 28,5 mm x 12 mm
Cena	158 zł	780 zł

Tabela 4 Porównanie przetwornic wysokiego napięcia.

Na wejściu przetwornicy umieszczono filtr dolnoprzepustowy LC składający się z dwóch kondensatorów 44 μF , oraz cewki indukcyjnej o indukcyjności 10 μH . Dodano go w celu zapobiegania przedostawaniu się szumów wywołanych impulsową pracą przetwornicy do źródła napięcia 12 V oraz innych układów na płycie. W tym celu jego częstotliwość graniczna musi być niższa niż częstotliwość przełączania w przetwornicy napięcia R12-150B wynosząca 200 kHz aby zapewnić znaczące tłumienie. Regulacja napięcia wyjściowego odbywa się dzielnikiem napięcia zasilanym przez wbudowane do przetwornicy źródło napięcia 5 V z szeregowo włączonym rezystorem 1 k Ω , gdzie drugą rezystancją dzielnika wybieramy przełącznikiem dźwigienkowym stosowanym już w urządzeniu B13AP. Przełącznik ten posiada 3 pozycje, więc możliwe będzie wybranie 100 V, 150 V lub domyślne 200 V. To rozwiązanie służy do ograniczenia napięcia wyjściowego w przypadku gdy siłownik piezoelektryczny ma niższy zakres pracy jak Polaris K1S2P[2] i wyższe napięcie mogłoby go nieodwracalnie uszkodzić.

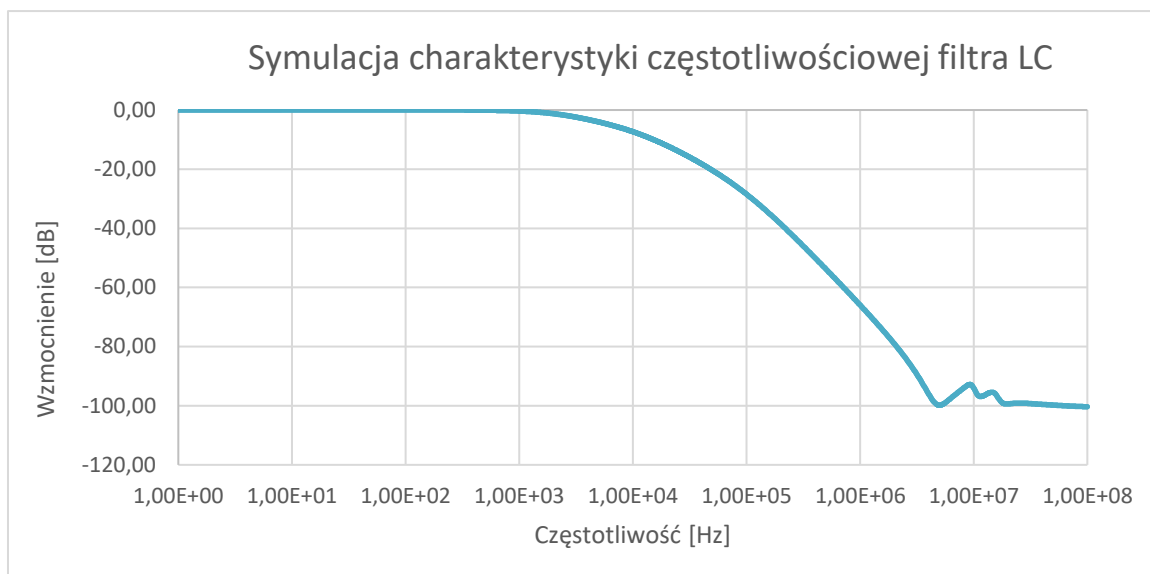
Każda przetwornica impulsowa na wyjściu generuje tętnienia napięcia. W przypadku układów cyfrowych nie mają one krytycznego znaczenia dla działania układów ze względu na odległe od siebie poziomy napięć logicznych. W układach analogowych wszelkie szумы i tętnienia zasilania przedostają się sygnału wyjściowego, a ich stosunek do oryginalnych tętnień na linii zasilania opisuje współczynnik tłumienia wpływu zasilania (ang. *PSSR*). Parametr ten jednak znacząco pogarsza się ze wzrostem częstotliwości szumów co widać na rysunku 7. W celu redukcji szumów docierających do układów stosuje się liniowe

stabilizatory napięcia redukujące głównie tętnienia na niskich częstotliwościach, oraz dolnoprzepustowe filtry LC redukujące szумы na wysokich częstotliwościach. Idealnym rozwiązaniem jest zastosowanie obu układów na wyjściu przetwornicy impulsowej. Stabilizator napięcia wymaga pewnej różnicy pomiędzy swoim napięciem wejściowym i wyjściowym, a w przypadku nielicznych stabilizatorów mogących pracować z napięciem 200 V ta różnica jest znacząca i wynosi minimum 10 V, co w połączeniu z wysokim PSSR ADHV4702-1 na niższych częstotliwościach sprawia że stabilizator jest zbędny na linii wysokiego napięcia.



Rysunek 7 Współczynnik tłumienia wpływu zasilania ADHV4702-1.

Częstotliwość wewnętrznego przełączania R12-150B wynosi 200 kHz i na tej częstotliwości generowane są największe tętnienia. PSSR ADHV4702-1 na tej częstotliwości wynosi około 25 dB, więc zaprojektowano dolnoprzepustowy filtr LC dołączony do wyjścia przetwornicy. Wybrano w tym celu cewkę indukcyjną[24] o indukcyjności 47 μH , kondensator ceramiczny o pojemności 1 μF oraz duży kondensator elektrolityczny[25] o pojemności 22 μF . Producenci tych trzech elementów udostępnili modele lub parametry SPICE, dzięki którym możliwe było przeprowadzenie dokładnej symulacji charakterystyki częstotliwościowej której wyniki przedstawiono na rysunku 8.



Rysunek 8 Symulacja charakterystyki filtra LC linii wysokiego napięcia

Jako źródło napięcia +3,3 V wybrano zastosowaną w innych modułach projektu Sinara przetwornicę obniżającą napięcie TPS62175DQC[26] o maksymalnym prądzie wyjściowym 500 mA, wysokiej efektywności wynoszącej 90% i bardzo małych rozmiarach. Napięcie wyjściowe tej przetwornicy jest ustalane przez dzielnik napięcia na jej wyjściu. Na wejściu i wyjściu przetwornicy dodano po dwa kondensatory 100 nF i 22 μ F służące redukowaniu skoków napięcia przy szybkiej zmianie obciążenia. Dodatkowo przed przetwornikiem AD5362 umieszczono dolnoprzepustowy filtr LC ze względu na wrażliwość tego elementu na zakłócenia.

Do uzyskania napięć +4,5 V i -4,5 V wykorzystano przetwornicę symetryczną MEA1D1205SC[27] o dwóch napięciach wyjściowych +5 V i -5 V, oraz mocy 1 W zapewniającej 100 mA na każdym z wyjść. Wyróżnia się ona bardzo niskimi tętnieniami na wyjściu wynoszącymi maksymalnie 20 mV, mimo tego dla zapewnienia możliwie najniższych szumów docierających do sygnałów analogowych zdecydowano o dodaniu filtrów LC i stabilizatorów napięcia na obu wyjściach.

Filtry składają się z zalecanych przez producenta cewek indukcyjnych o indukcyjności 10 μ H, oraz kondensatorów ceramicznych o pojemności 4,7 μ F. Tak jak w przypadku R12-150B na wejściu przetwornicy umiejscowiono wejściowy filtr LC jednocześnie będący filtrem wejściowym do przetwornicy na +3,3 V. Jako stabilizatora napięcia +4,5 V użyto LT1761[28] o maksymalnym prądzie obciążenia

100 mA, oraz minimalnej różnicy napięć wynoszącej 350 mV (wartość gwarantowana w karcie katalogowej). Napięcie -4,5 V uzyskano poprzez zastosowanie stabilizatora LT1964[29] o maksymalnym prądzie obciążenia 200 mA oraz minimalnej różnicy napięć wynoszącej 425 mV. W obu przypadkach napięcie wyjściowe ustawiane jest przy pomocy dzielnika napięcia i źródła napięcia odniesienia w stabilizatorach. Aby zredukować wahania napięcia na wyjściach stabilizatorów przy nagłych zmianach obciążenia dodano po dwa kondensatory, tantalowy i ceramiczny odpowiednio o pojemności 10 μ F i 100 nF.

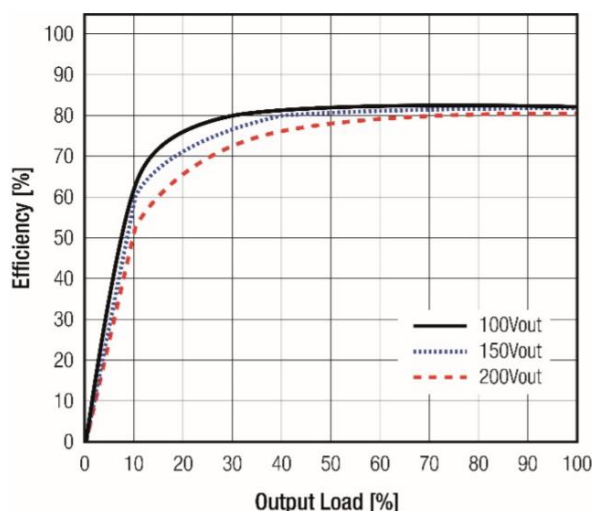
Napięcie zasilania +11,5 V realizowane jest analogicznie jak +4,5 V. Stabilizator LT1761 połączony jest w tym przypadku bezpośrednio z napięciem zasilania +12 V przez filtr dolnoprzepustowy LC zapewniający tłumienie szumów na wysokich częstotliwościach mogących przenikać z przetwornicy zasilającej moduł. Do każdej z 3 linii zasilania zakończonych stabilizatorami dołączono diodę Schottkiego SK26A[29] pomiędzy linię i masę, zapobiegającą występowaniu prądu wstecznego w stabilizatorach napięciach mogącego uszkadzać stabilizator w trakcie włączania i wyłączania zasilania w układzie.

Posiadając już zaprojektowane wszystkie elementy stopni zasilania i znając ich efektywność oraz różnice napięć na stabilizatorach można obliczyć maksymalną moc pobieraną przez urządzenie oraz straty, przedstawiono to w tabeli 5. Maksymalne straty mocy w urządzeniu wynoszą 1,39 W, maksymalna moc pobierana przez złącze EEM wynosi 8,45 W, co oznacza pobór prądu wynoszący maksymalnie 704 mA.

Napięcie	+3,3 V	+11,5 V	+4,5 V	-4,5 V	+200 V
Prąd wyjściowy	380 mA	32,5 mA	18 mA	78,5 mA	25 mA
Moc wyjściowa	1,25 W	0,37 W	0,08 W	0,35 W	5 W
Straty stabilizatora	-	0,02 W	0,01 W	0,04 W	-
Efektywność przetwornicy	90%	-	85%	85%	82%
Straty przetwornicy	0,14 W	-	0,02 W	0,07 W	1,1 W
Całkowite straty	0,14 W	0,02 W	0,03 W	0,11 W	1,1 W
Całkowita moc	1,39 W	0,39 W	0,11 W	0,46 W	6,1 W

Tabela 5 Maksymalna moc i straty mocy na poszczególnych źródłach zasilania.

Ze względu na pojemnościowy charakter obciążenia przez większość czasu moduł Zapper pracuje ze statycznym poborem mocy znacząco mniejszym od maksymalnego. Głównym elementem decydującym o poborze mocy przez urządzenie jest przetwornica R12-150B zasilająca wzmacniacze operacyjne ADHV4702-1 w kanałach wyjściowych. W przypadku pracy ze stałym napięciem na wyjściach jedynym obciążeniem tej przetwornicy jest prąd spoczynkowy wzmacniaczy. Jednocześnie sprawność przetwornicy R12-150B znacząco spada dla mniejszego obciążenia, i jest przedstawiona na rysunku 9.



Rysunek 9 Efektywność przetwornicy R12-150B w zależności od obciążenia prądowego.

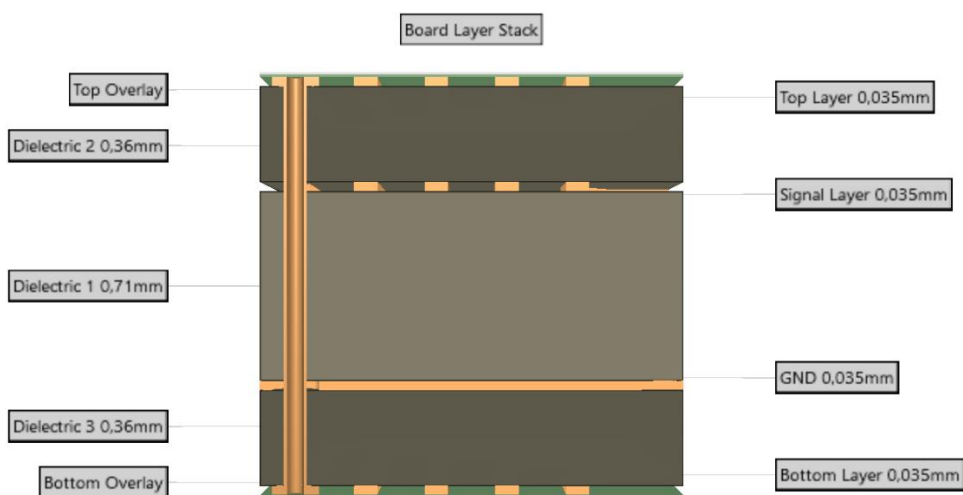
W tabeli 6 przedstawiono pobór mocy przez przetwornicę R12-150B w przypadku pracy ze statycznym poborem mocy, oraz łączny pobór mocy przez całe urządzenie w takiej sytuacji, z domyślnym ustawieniem prądu spoczynkowego wzmacniaczy na najniższy. W zależności od wybranego zakresu napięcia wyjściowego moc pobierana przez urządzenia spada nawet trzykrotnie.

Napięcie wyjściowe	+200 V	+150 V	+100 V
Prąd wyjściowy	4,8 mA	4,8 mA	4,8 mA
Moc wyjściowa	0,96 W	0,72 W	0,48 W
Obciążenie przetwornicy	19,2%	14,5%	9,6%
Efektywność przetwornicy przy takim obciążeniu	65%	68%	60%
Moc pobierana przez przetwornicę	1,48 W	1,06 W	0,8 W
Pobór mocy przez urządzenie	3,48 W	3,06 W	2,80 W

Tabela 6 Różnice w poborze mocy w pracy statycznej przez przetwornicę wysokiego napięcia

4.6 Projekt płytki drukowanej

Moduł Zapper został zaprojektowany w formie 4-warstwowej płytki drukowanej, której wymiary specyfikuje standard EEM[4] na 160 mm x 100 mm. Płytką prototypową została wykonana przez firmę Techno-Service S.A.[31] jako Prototyp PCB TSKa FR4 więc stos warstw odpowiada standardowemu laminatowi o grubość 1,55 mm, i składa się z 4 warstw miedzi o grubości 35 μm , środkowej warstwie dielektryka o grubość 0,71 mm, a zewnętrznych 0,36 mm. Rysunek 9. zawiera wizualizację warstw tego obwodu drukowanego. Aby zapewnić nieprzerwane ścieżki powrotne sygnału trzecią warstwę miedzi przeznaczono w całości na warstwę masy i nie prowadzono na niej żadnych ścieżek.



Rysunek 10 Wizualizacja warstw płytki drukowanej modułu Zapper.

Jednocześnie każdy producent obwodów drukowanych posiada możliwości technologiczne które każdy projekt musi spełnić aby być dopuszczonym do produkcji. Program Altium Designer pozwala definiować zasady których przekroczenia będzie sygnalizował. Zapewniają one zgodność z wymaganiami wytwórcy PCB, ale także pozwalają uzyskać poprawny technicznie projekt. Zaimplementowane zasady to między innymi:

- Odstępy między różnymi obiektami na płytce.
- Minimalna szerokość ścieżek.
- Minimalny rozmiar otworów.
- Połączenia pól i przelotek z płaszczyznami miedzi.

- Zasady prowadzenia linii różnicowych.
- Rozmiary maski antylutowniczej.
- Zakaz prowadzenia ślepych ścieżek.

Szczególnie ważne w projekcie modułu Zapper jest powiększenie odstępów od linii sygnałowych i zasilania wysokiego napięcia mogących powodować przebicia. Odstępy te określa norma IPC-2221B zalecająca odstęp 1,25 mm dla warstw zewnętrznych bardziej narażonych ze względu na zanieczyszczenia powierzchni, oraz 0,2 mm dla warstw wewnętrznych.

4.6.1 Rozmieszczenie elementów

Rozmieszczenie elementów pokazano na rysunku 10. i 11. Płytkę PCB podzielono na 5 obszarów zajmowanych przez poszczególne bloki funkcjonalne. Dolna powierzchnia płytki służy jako dodatkowe miejsce przeznaczone na elementy montowane powierzchniowo, głównie rezystory i kondensatory. Nierówny rozkład miedzi pomiędzy warstwami może powodować odkształcenia i skręcenia obwodu podczas jego produkcji mogące prowadzić do nierównej metalizacji pól lutowniczych i otworów metalizowanych. Aby temu zapobiec puste obszary warstw przewodzących wypełniono polami miedzi połączonymi z masą.

Prawą górną część urządzenia zajmuje blok zasilania z przetwornicą R12-150B w samym rogu płytki, obok niej umieszczono przełącznik służący do zmiany zakresu napięcia wyjściowego, oraz wejściowy i wyjściowy filtr LC. W centrum bloku zasilania znajdują się przetwornice impulsowe MEA1D1205SC i TPS62175DQC. Na lewo od nich, najbliższej układów analogowych znajdują się liniowe stabilizatory napięcia.

Ścieżki zasilające poprowadzono w większości po warstwach zewnętrznych ze względu na lepsze odprowadzanie ciepła, a ich pogrubienie służy zmniejszeniu impedancji. Ponieważ oba układy SN65MLVD040RGZT zasilane są wyłącznie z napięcia +3,3 V zastosowano tam płaszczyznę zasilania umieszczoną pod nimi na dolnej warstwie. Wszystkie kondensatory blokujące umieszczono możliwie blisko ich pinów zasilania w celu redukcji indukcyjności pomiędzy nimi.

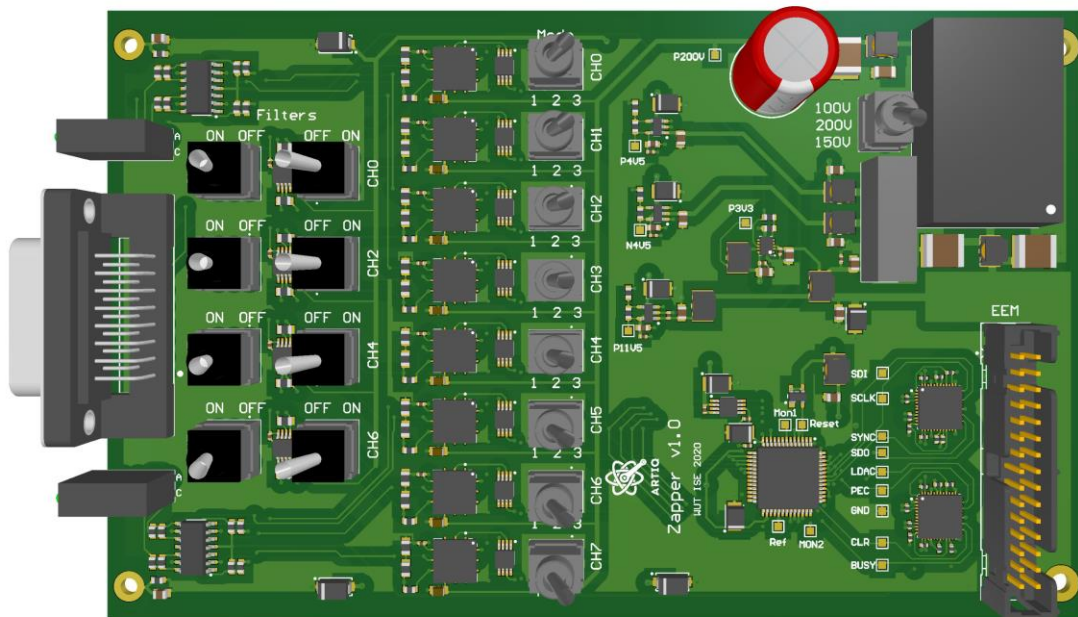
Prawą dolną część płytki zajmuje blok zawierający złącze EEM, konwertery sygnału LVDS oraz przetwornik cyfrowo analogowy. Stworzono dwa warianty

projektowe pozwalające używać przetwornika w obu obudowach. Wymaga to jednak umieszczenia obu elementów na płycie, umiejscowienie ich na jednej warstwie oznacza zajęcie dużej powierzchni oraz przecinania się wielu linii sygnałowych. Najlepszym rozwiązaniem jest ułożenie ich w tym samym miejscu po dwóch stronach obwodu drukowanego. Obrócono jest tak aby sygnały cyfrowe z konwerterów LVDS nie przecinały ścieżek sygnałów analogowych prowadzonych na innych warstwach, co może powodować zniekształcenia analogowych sygnałów.

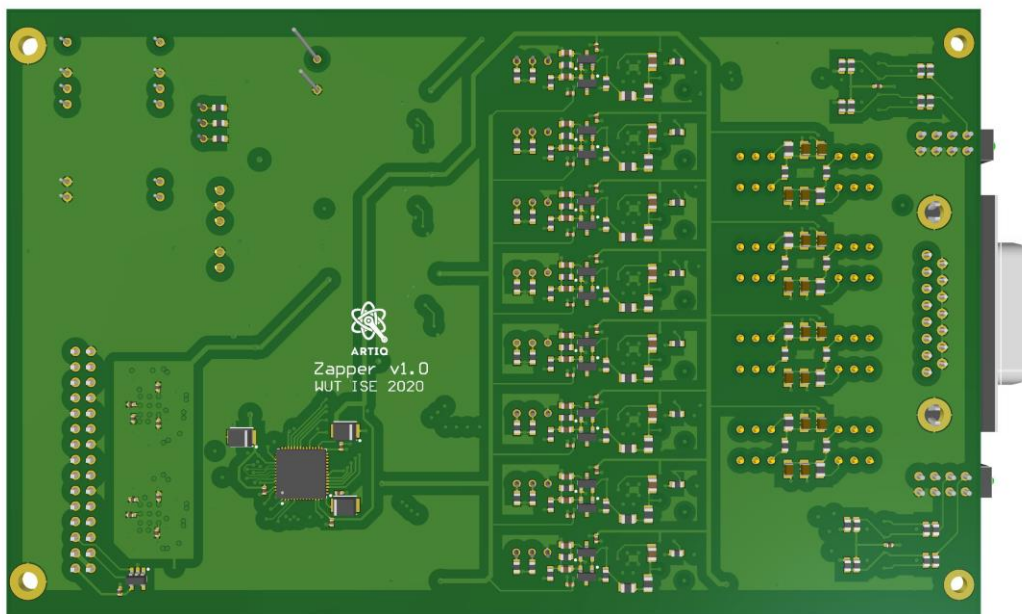
W środkowej części obwodu drukowanego znajduje się rząd zawierający 8 bloków kanałów wyjściowych. Składają się one z wzmacniaczy operacyjnych ADHV4702-1, AD8675 oraz przełączników dźwigienkowych służących do regulacji prądu spoczynkowego wzmacniacza wysokonapięciowego. Większość rezystorów, kondensatorów oraz diod umieszczono na spodzie płytki umożliwiając ułożenie wszystkich bloków w jednym rzędzie na szerokość całej płytki, co znacząco upraszcza prowadzenia ścieżek sygnałowych i zasilania.

Pomiędzy linią złożoną z ADHV4702-1, a złączem D-SUB umieszczono bloki filtrów wyjściowych. Dzięki zastosowaniu 2-kanałowych wzmacniaczy ADA4807-2 lub ADA4841-2 możliwe jest ustawienie zajmujące możliwie mało miejsca z jednym układem scalonym umieszczonym pomiędzy przełącznikami mechanicznymi.

Układ przerzutników Schmitta rozmieszczono w lewych rogach płytki. Rozwiązaniem bardziej przyjaznym użytkownikom byłoby umieszczenie zestawu diod LED obok siebie, wymagało by to wymagałoby prowadzenia wielu ścieżek sygnałowych przez całą szerokość płytki ze wszystkich wzmacniaczy ADHV4702



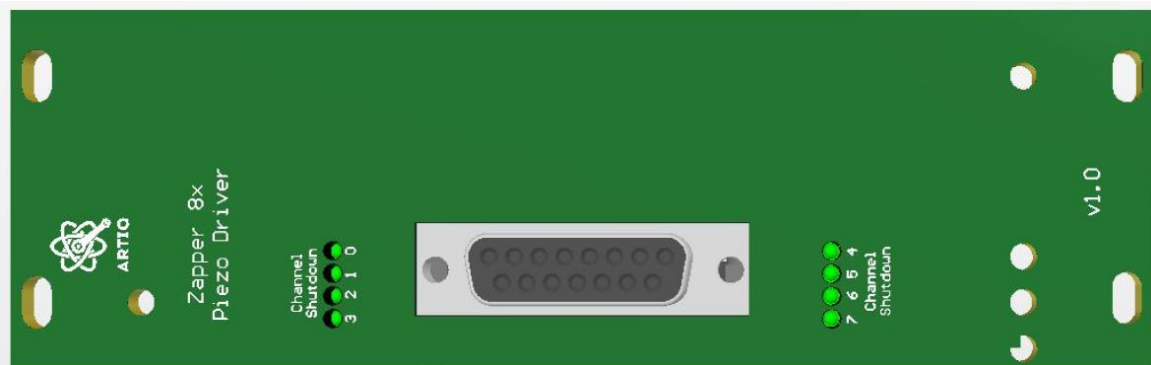
Rysunek 11 Trójwymiarowy model urządzenia widok z góry.



Rysunek 12 Trójwymiarowy model urządzenia widok od spodu.

4.6.2 Panel przedni

Standard EEM dopuszcza panele przednie w dwóch rozmiarach: 4HP – 128 mm x 20 mm, lub 8HP – 128 mm x 40 mm. Ze względu na wysokość przełączników dźwigienkowych oraz kondensatora elektrolitycznego mierzących odpowiednio 23 mm i 20 mm nie możliwe jest użycie mniejszego panelu. Panel zawiera wycięcia na otwory montażowe, 8 otworów na diody LED sygnalizujące przegrzanie układów oraz otwór na złącze wyjściowe D-SUB[32].



Rysunek 13 Trójwymiarowy model urządzenia z zamontowanym panelem przednim

5. Uruchomienie i testy

Do celów testowych zbudowano urządzenie, zawierające kompletny system zasilania, komunikacji i przetwornika cyfrowo-analogowego w wersji AD5362BSTZ oraz 2 kanały z filtrami wyjściowymi. Do podstawowych testów urządzenia wystarczą dwa kanały, ich większa ilość byłaby trudna do wykorzystania, a w razie awarii urządzenia zwiększyła by liczbę i koszt zniszczonych układów. Zaawansowane pomiary szumów na wyjściu urządzenia nie były możliwe do przeprowadzenia ze względu na zewnętrzne pola elektromagnetyczne zaburzające pomiary. Są one możliwe są w jedynie w pomieszczeniach ekranowanych chroniących przez promieniowaniem elektromagnetycznym. Wszystkie testy i pomiary przeprowadzono w temperaturze pokojowej ok. 20°C.

5.1 Zasilanie

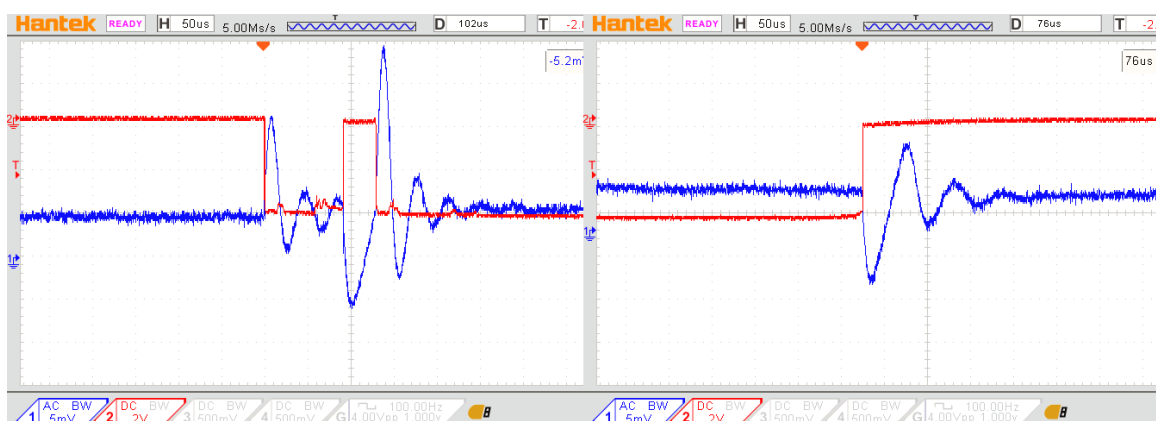
Pierwszym elementem podlegającym sprawdzeniu po uruchomieniu są źródła napięcia. Niepoprawne ich działanie wpływa na działanie każdego innego bloku funkcjonalnego. Pierwszym podstawowym badaniem jest sprawdzenie realnych poziomów napięć w pracy statycznej i porównanie z obliczonymi wcześniej wartościami.

	Nominalne wartości	Obliczone Wartości	Zmierzone napięcie stałe
N4V5	-4,5 V	-4,5000 V	-4,53 V
P3V3	3,3 V	+3,43 V	+3,42 V
P4V5	4,5 V	+4,50 V	+4,51 V
P11V5	11,5 V	+11,50 V	+11,47 V
HV-100	100 V	+106,16 V	+107,4 V
HV-150	150 V	+156,12 V	+158 V
HV-200	200 V	+200 V	+206,9 V

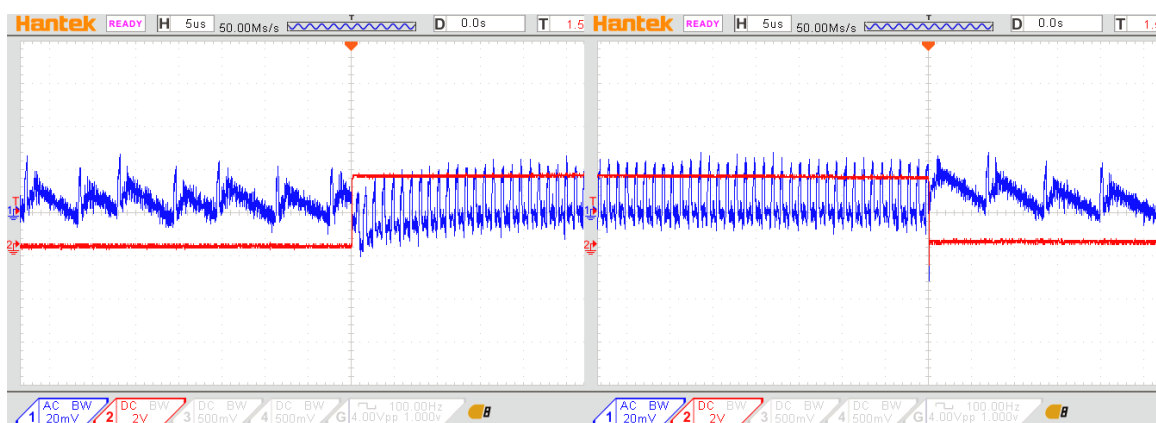
Tabela 7 Pomiar wartości napięć zasilających

Znacząco ważniejszym testem stopni zasilania jest kontrola zmian generowanych napięć przy skokowej zmianie prądu obciążenia. Badamy w ten sposób stabilność liniowych stabilizatorów napięcia z dobranymi im kondensatorami oraz zachowanie przetwornic impulsowych. Badanie to jest poprawne gdy skok ten wynosi przynajmniej połowę planowanego maksymalnego prądu pobieranego z danego źródła. Do przeprowadzenia tych testów

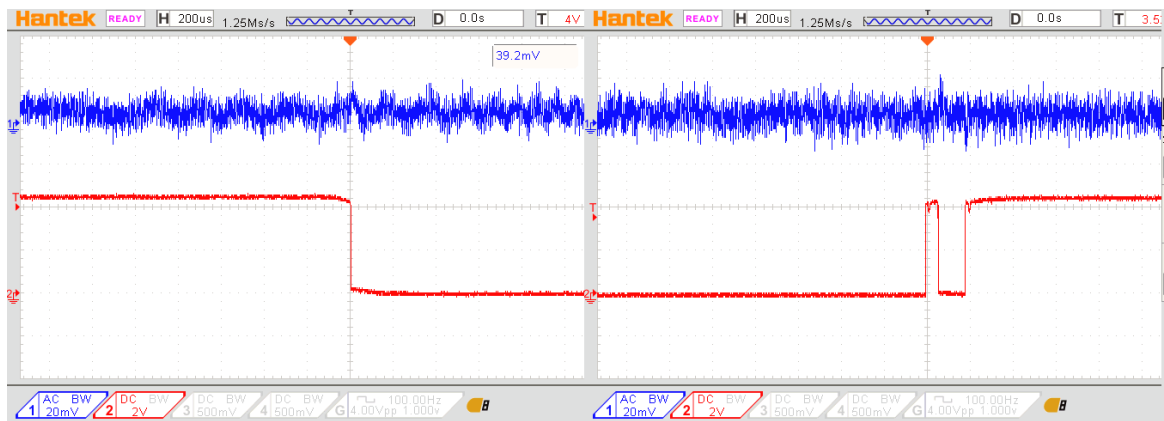
wykorzystano rezystory których wartość definiuje wymagany skok poboru prądu oraz przełącznik, mający podłączać je do napięcia zasilania powodując nagłą zmianę obciążenia. Szybkie ponowne zmiany napięcia na rezystorze są wynikiem drgania styków przełącznika. Ze względu na wydzielanie znaczących mocy wykorzystano rezystory przewlekane łączone równoległe lub szeregowo. Zmiany zaobserwowano przy pomocy oscyloskopu.



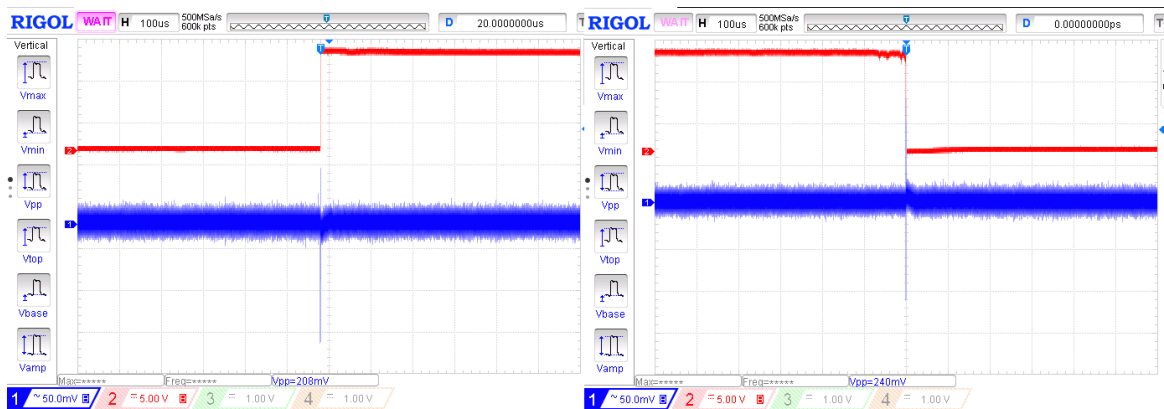
Rysunek 14 Źródło -4,5 V, zmiana obciążenia o 50 mA.



Rysunek 15 Źródło +3,3 V, zmiana obciążenia o 200 mA.



Rysunek 16 Źródło +4,5 V, zmiana obciążenia o 20 mA.



Rysunek 17 Źródło +11,5 V, zmiana obciążenia o 30 mA.

Na rysunku 14 można zaobserwować szybko zanikające oscylacje na najbardziej obciążonym stabilizatorze o napięciu wyjściowy -4,5 V, ich wartość nie stanowi zagrożenia dla urządzenia i ma kształt podobny do opisanych przebiegów w karcie katalogowej[28], Pozostałe stabilizatory o mniejszej zmianie obciążenie nie wykazują oscylacji. Przy zmianie obciążenia linii +3,3 V na rysunku 15 można zaobserwować przejście przetwornicy z trybu uśpienia spowodowanego niskim poborem prądu do normalnego trybu pracy.

5.2 Przetwornik cyfrowo-analogowy, komunikacja i kanał wyjściowy

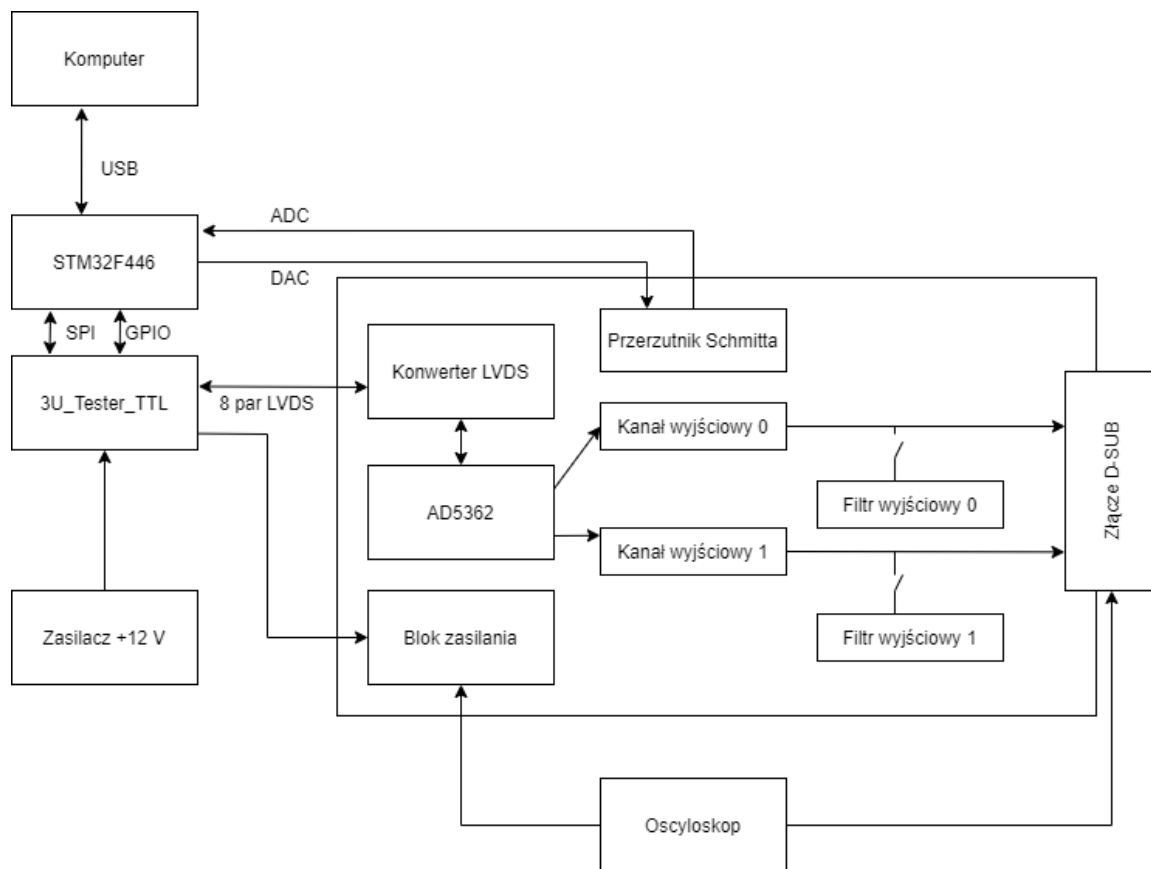
Po potwierdzeniu poprawnego działania bloku zasilania, można było uruchomić komunikację z przetwornikiem cyfrowo-analogowym. Użycie modułu Kasli[6] w tym celu wiązałoby się z koniecznością wykorzystania systemu ARTIQ będącego bardzo kompleksowym narzędziem wymagającym korzystania z języka Python. Zamiast modułu Kasli wykorzystano więc moduł 3U_Tester_TTL zaprojektowany do testowania prototypów modułów w standardzie EEM bez użycia systemu ARTIQ. Moduł ten zawiera translatory sygnału LVDS które mogą być wykorzystywane zarówno jako odbiorniki jak i nadajniki sygnału różnicowego oraz złącze zasilania umożliwiające podłączenia standardowego zasilacza +12 V. Sterowanie modułem Tester odbywa się przez złącze zawierające wyprowadzenia pozwalające na podłączenie się dowolnym urządzeniem do konwerterów LVDS oraz sygnałów magistrali I²C.

Zdecydowano się na sterowanie przy użyciu płytki rozwojowej wyposażonej w mikrokontroler STM32F446RE którą można programować i zasiląć przez port USB komputera. Właściwe wyprowadzenia płytki rozwojowej podłączono przewodami do modułu Tester, a na samym module ustawiono przełącznikami zastosowanie danego sygnału do komunikacji z modułem. Biblioteka HAL udostępnia obsługę interfejsów SPI, I²C, pinów GPIO oraz wbudowanych przetworników ADC i DAC które wykorzystano w trakcie badania modułu. Na rysunku 18 przedstawiono schemat blokowy układu testowego.

Poprawność prowadzenia ścieżek sygnałowych sterujących urządzeniem sprawdzono za pomocą oscyloskopu podłączonego do pól testowych umiejscowionych przed DAC. W ten sposób obserwowano przebiegi sygnałów interfejsu SPI o częstotliwościach do 20 MHz. Przy takich częstotliwościach niepoprawnie poprowadzone ścieżki i umieszczone elementy w torze sygnału mogą powodować zniekształcanie sygnału aż do jego kompletnej degradacji. Na rysunku 19 przedstawiono przebieg sygnałów SPI podczas transmisji 8 bitowej porcji informacji po dwukrotnej translacji z sygnału cyfrowego na różnicowy i ponownie na cyfrowy. Zauważalne zniekształcenia spowodowane pojemnościami pasożytniczymi nie wpływają jednak na poprawność odbioru sygnału.

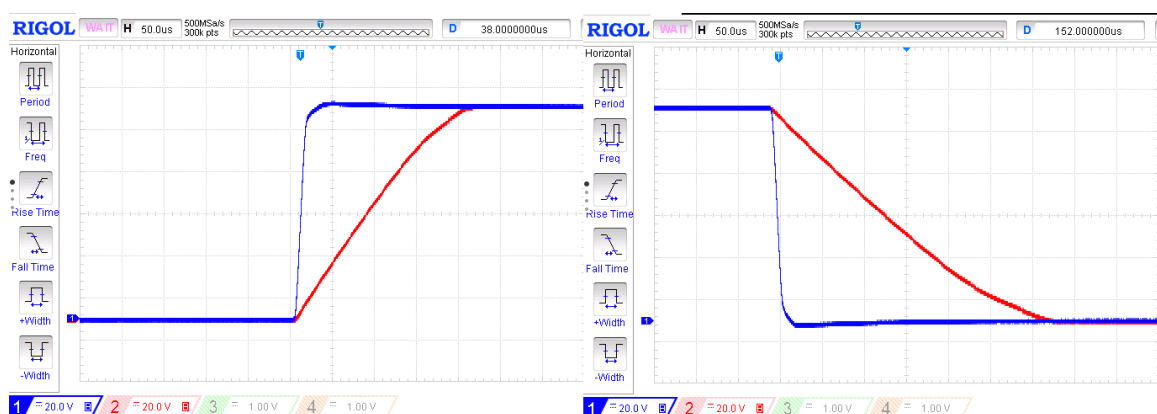


Rysunek 19 Przebiegi sygnałów SPI odbieranych przez DAC

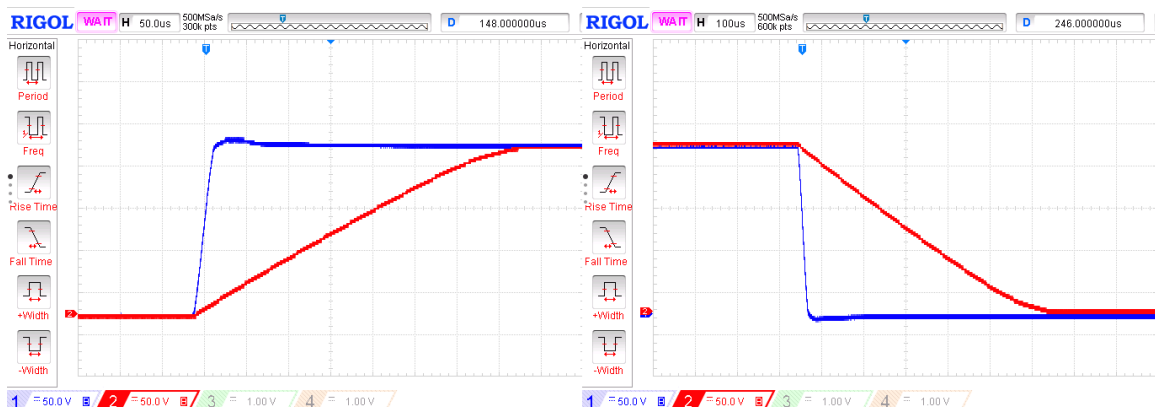


Rysunek 18 Schemat blokowy układu testowego

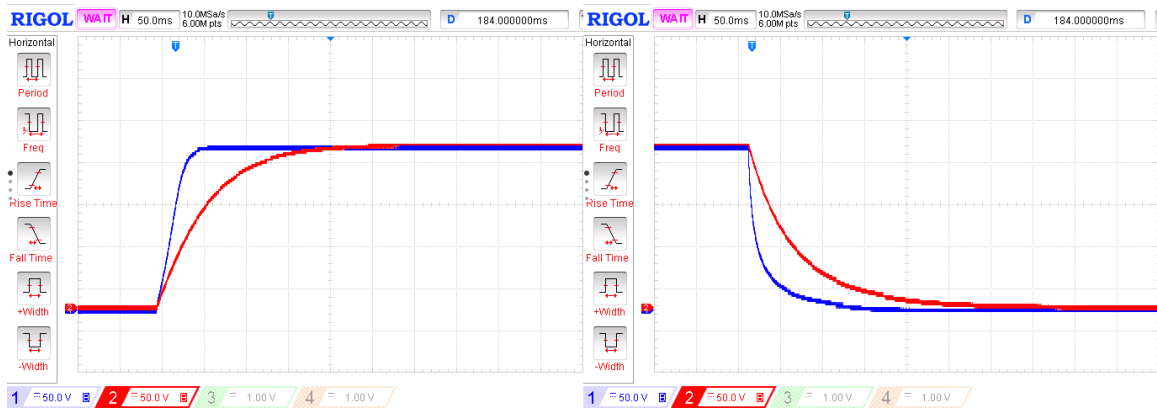
Sterowanie przetwornikiem polega na modyfikowaniu jego rejestrów. W celu początkowego ustawienia testowego wymaga zmiany dwóch rejestrów: kontrolnego oraz offsetu. Ustawienie na stałe linii LDAC w stan niski oznacza że każda zamiana jednego z trzech 16-bitowych rejestrów określających wartość na wyjściu przetwornika natychmiast zmienia wartość na wyjściu. W ramach sprawdzenia stabilności obserwowano przebiegi na wyjściu urządzenia przy skokowej zmianie sygnału. Kanał drugi(kolor czerwony) został obciążony pojemnością o wartości 330 nF, drugi pozostał nieobciążony. Jako obciążenie jednego kanału użyto kondensator foliowy polipropylenowy MKP o pojemności 330 nF i napięciu znamionowym 250 V. Testy przeprowadzono w domyślnym ustawieniu prądu spoczynkowego wzmacniacza ADHV4702-1 wynoszącym 0,6 mA oraz napięciu zasilania 200 V.



Rysunek 20 Porównanie czasu narastania i opadania sygnału 0 V do 100 V kanału obciążonego pojemnością 330 nF i nieobciążonego.



Rysunek 21 Porównanie czasu narastania i opadania sygnału 0 V do 200 V kanału obciążonego pojemnością 330 nF i nieobciążonego.



Rysunek 22 Porównanie czasu narastania i opadania sygnału 0 V do 200 V kanału obciążonego pojemnością 330 nF i nieobciążonego przy włączonych filtrach wyjściowych.

Rysunki 20, 21 i 22 przedstawiają przebiegi napięcia wyjściowego przy obciążeniu pojemnością 330 nF, różnych skokach napięcia, oraz przy włączonym filtrze wyjściowym. We wszystkich przypadkach zaobserwowano stabilność wzmacniacza. W tabeli 8. przedstawiono porównania zmierzonych czasów narastania i opadania sygnału w zakresie od 10% do 90% maksymalnego napięcia wyjściowego, w zależności o prądu spoczynkowego wzmacniacza, obciążenia i wykorzystania filtra wyjściowego. Można tam zauważyć że przy włączonym filtrze wyjściowym tryb pracy wzmacniacza operacyjnego ma znikome znaczenie na szybkość zmian napięcia ze względu na działanie filtra ograniczające znacząco pasmo, więc przy pracy z włączonym filtrem należy ustawić tryb pracy z najmniejszym prądem spoczynkowym w celu minimalizacji poboru mocy.

	0,6 mA	1 mA	3,3 mA	Filtr wyjściowy	Obciążenie
20 V – 180 V	21,06 μ s	18,22 μ s	14,32 μ s	Wyłączony	Brak
180 V - 20 V	19,44 μ s	19,02 μ s	14,31 μ s	Wyłączony	Brak
20 V – 180 V	33,80 ms	33,10 ms	32,8 ms	Włączony	Brak
180 V - 20 V	43,7 ms	43 ms	43 ms	Włączony	Brak
20 V – 180 V	289 μ s	288 μ s	283 μ s	Wyłączony	330 nF
180 V - 20 V	448 μ s	438 μ s	432 μ s	Wyłączony	330 nF
20 V – 180 V	277 ms	283 ms	269 ms	Włączony	330 nF
180 V - 20 V	249 ms	247 ms	243 ms	Włączony	330 nF

Tabela 8 Porównania czasów opadania i narastania sygnału na wyjściu urządzenia w zależności od prądu spoczynkowego, obciążenia oraz filtra wyjściowego..

Przy pomocy wzoru 2 możemy obliczyć parametr SR, w podstawowej wersji dla nieobciążonego kanału wyjściowego wynosi on od 8,54 V/μs do 12,57 V/μs w zależności od prądu spoczynkowego. Wpływa on na pasmo małosygnalowe które można obliczyć przy pomocy wzoru 3, częstotliwość otrzymana w ten sposób oznacza maksymalną częstotliwość sygnału sinusoidalnego o amplitudzie 200 V wynosi od 13,5 kHz do 20 kHz.

$$SR = \frac{dV(t)}{dT} = \frac{I_{pk}}{C_L}$$

Wzór 2 Szybkość zmian napięcia na wyjściu(ang. *Slew Rate*)

$$f_{max} = \frac{SR}{\pi * V_{pp}}$$

Wzór 3 Pasma małosygnalowe

$$f_{pwr} = \frac{I_{pk}}{\pi * V_{pp} * C_L}$$

Wzór 4 Pasma mocy

Przy obciążeniu C_L równym 330 nF możemy obliczyć pasmo mocy, obliczając współczynnik SR dla obciążonego taką pojemnością kanału wyjściowego. W tabeli 9 obliczono odpowiednie wartości zarówno dla zbocza narastającego jak i opadającego. Znaczenia ma niższa z wartości ograniczająca w rzeczywistości pasmo przenoszenia mocy dla sygnału sinusoidalnego z napięciem międzyszczytowym 200 V do 654 Hz.

	SR	C_L	I_{pk}	f_{pwr}
Zbocze narastające	0,625 V/μs	330 nF	206 mA	995 Hz
Zbocze opadające	0,41 V/μs	330 nF	135 mA	654 Hz

Tabela 9 Porównanie parametrów dla kanału obciążonego pojemności 330 nF i z wyłączonym filtrem wyjściowym

Wartość szczytową prądu zmierzono dodatkowo przez włączenie rezystora o wartości $11\ \Omega$ szeregowo z obciążeniem i pomiaru napięcia na nim w trakcie zmiany napięcia analogicznej jak w poprzednich pomiarach. Rysunek 23 przedstawia taki pomiar zarówno dla zbocza narastającego jak i opadającego, wartości tam zmierzone są zbliżone do wartości prądów obliczonych w tabeli 9. Widoczna jest znaczna dysproporcja pomiędzy wartościami prądów w zależności od kierunku ich przepływu. Jednocześnie przy tak dużych wartościach prądów szczytowych warto zastanowić się nad zwiększeniem pojemności kondensatorów na liniach zasilania wzmacniaczy operacyjnych.



Rysunek 23 Pomiar prądów wyjściowych przy ładowaniu kondensatora 330 nF w zakresie od 0 do 200V

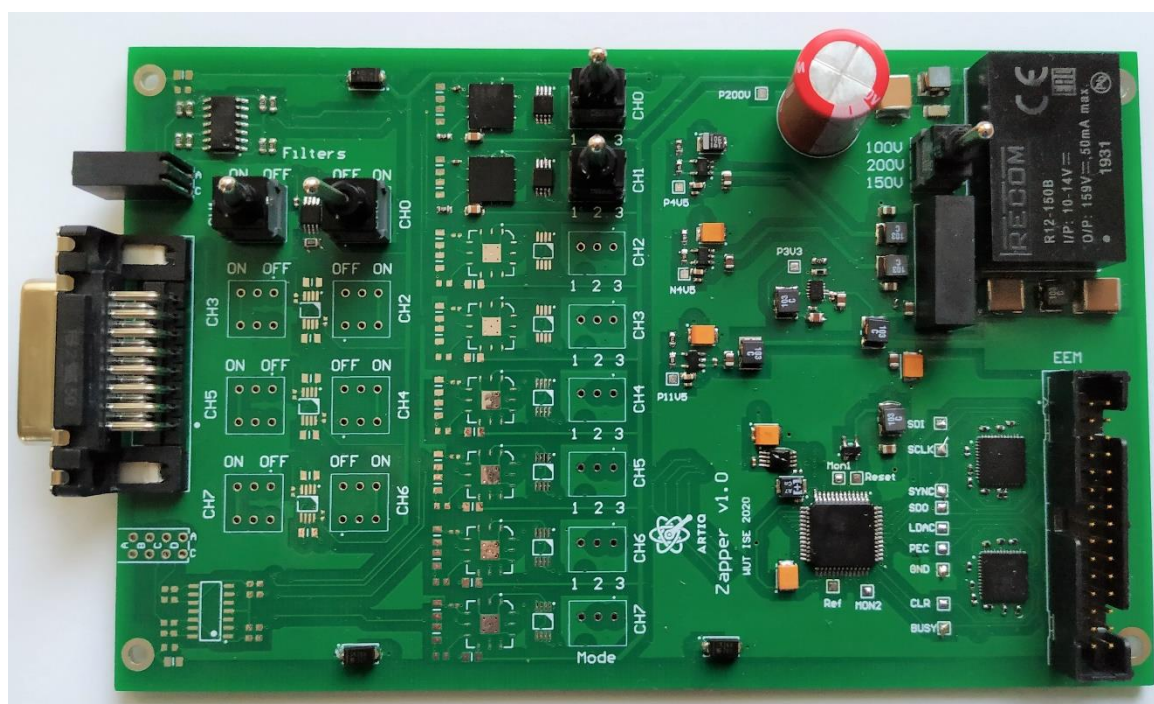
5.3 Sygnalizacja wysokiej temperatury

Progi przerzutu przerzutnika Schmitta określono przy użyciu 12-bitowych przetworników DAC i ADC wbudowanych w płytke rozwojową. Do wejścia przerzutnika doprowadzono wyjście DAC, a do wyjścia wejście ADC. W ten sposób przeskanowano wartości na wyjściu przerzutnika dla zakresu napięć wejściowych 0,5 V do 2 V. Otrzymane progi przerzutu wynoszą 1,599 V oraz 0,828 V.

6. Podsumowanie

Założone cele projektowe zostały zrealizowane. Stworzono urządzenie w formie EEM, tanie i proste w obsłudze. Kilka trybów pracy pozwala na dostosowanie parametrów urządzenia do różnych zastosowań. Testy potwierdziły działanie podstawowych funkcjonalności oraz spełnienie założeń niezbędnych do pracy z siłownikami piezoelektrycznymi. Ze względu na niedostępność ekranowanego laboratorium nie można było przeprowadzić pomiarów szumów na wyjściach urządzenia, oraz kalibracji przetwornika cyfrowo-analogowego. W trakcie testowania zauważono możliwość ulepszenia aktualnego projektu w oparciu o problemy które wystąpiły. Zmiany planowane do wprowadzenia w kolejnej wersji urządzenia:

- Zamiana przełączników mechanicznych na transpory OPTOMOS.
- Zmniejszenie wysokości panelu przedniego, wymaga to zamiany przełączników mechanicznych na niższe, oraz kondensatora elektrolitycznego na montowany w pozycji leżącej.
- Dodanie ekranowania przed promieniowaniem elektromagnetycznym.
- Dodanie kilku dodatkowych punktów testowych m.in. na sygnałach magistrali I²C



Rysunek 24 Płytką użytą do testów

7. Bibliografia

- [1] Christopher J. Ballance High-Fidelity Quantum Logic in Ca⁺
https://www2.physics.ox.ac.uk/sites/default/files/2011-08-15/cjbthesisfinal_pdf_33239.pdf
- [2] Thorlabs POLARIS-K1S2P
<https://www.thorlabs.com/drawings/e707d183e81cded4-BD8B7A40-B311-B487-42C9AB7C8BDAAE26/POLARIS-K1S2P-SpecSheet.pdf>
- [3] Thorlabs Piezoelectric Basic Background and Operation Tutorial
https://www.thorlabs.com/newgrouppage9.cfm?objectgroup_id=5030
- [4] EEM standard <https://github.com/sinara-hw/meta/wiki/EEM>
- [5] ARTIQ <https://m-labs.hk/experiment-control/artiq/>
- [6] Kasli <https://github.com/sinara-hw/Kasli/wiki>
- [7] Zero DC offset active RC filter designs Kresimir Odorcic 1973-, University of Louisville <https://ir.library.louisville.edu/etd/1078/>
- [8] Zero offset active lowpass filter John Dunn 2019 <https://www.edn.com/zero-offset-active-lowpass-filter-part-1/>
- [9] Karta katalogowa 24AA02E48T-I/OT
<http://ww1.microchip.com/downloads/en/devicedoc/20002124g.pdf>
- [10] Zotino <https://github.com/sinara-hw/Zotino/wiki>
- [11] Fastino <https://github.com/sinara-hw/Fastino/wiki>
- [12] AD53XX sterownik <https://github.com/m-labs/artiq/blob/master/artiq/coredevice/ad53xx.py>
- [13] Karta katalogowa ADR421 https://www.analog.com/media/en/technical-documentation/data-sheets/ADR420_421_423_425.pdf
- [14] Karta katalogowa SN65MLVD040RGZT
<https://www.ti.com/product/SN65MLVD040>

- [15] Karta katalogowa AD5362 https://www.analog.com/media/en/technical-documentation/data-sheets/AD5362_5363.pdf
- [16] Karta katalogowa STM811SW16F
<https://www.st.com/resource/en/datasheet/stm811.pdf>
- [17] Karta katalogowa AD8675 <https://www.analog.com/media/en/technical-documentation/data-sheets/AD8675.pdf>
- [18] Karta katalogowa H485CGDL
https://www.bivar.com/parts_content/Datasheets/H485CXX.pdf
- [19] Karta katalogowa AD8544 https://www.analog.com/media/en/technical-documentation/data-sheets/AD8541_8542_8544.pdf
- [20] Karta katalogowa ADA4807-2 https://www.analog.com/media/en/technical-documentation/data-sheets/ADA4807-1_4807-2_4807-4.pdf
- [21] Karta katalogowa ADA4841-2 https://www.analog.com/media/en/technical-documentation/data-sheets/ADA4841-1_4841-2.pdf
- [22] Karta katalogowa R12-150B <https://recom-power.com/pdf/Innoline/Rxx-B.pdf>
- [23] Karta katalogowa FS02-12
https://www.xppower.com/portals/0/pdfs/SF_FS_Series.pdf
- [24] Karta katalogowa 84473C https://www.murata-ps.com/datasheet?/data/magnetics/kmp_8400.pdf
- [25] Karta katalogowa kondensatora o numerze producenta 860241178002
<https://www.we-online.com/catalog/datasheet/860241178002.pdf>
- [26] Karta katalogowa TPS62175DQC
<https://www.ti.com/lit/ds/symlink/tps62177.pdf>
- [27] Karta katalogowa MEA1D1205SC
<https://www.murata.com/products/productdata/8807029637150/kdc-mea.pdf>
- [28] Karta katalogowa LT1761 <https://www.analog.com/media/en/technical-documentation/data-sheets/1761sff.pdf>

[28] Karta katalogowa LT1964 <https://www.analog.com/media/en/technical-documentation/data-sheets/1964fb.pdf>

[30] Karta katalogowa SK26A
https://www.taiwansemi.com/assets/uploads/datasheet/SK22A%20SERIES_P15.pdf

[31] Techno Service S.A. <https://tspcb.pl>

[32] Złącze D-SUB Harting 09662526612
<https://b2b.harting.com/ebusiness/pl/DSUB-SV-FE-SSDP-ANG73-254-15P-PL2-GC4-40/09662526612>

[33] Sterownik siłowników piezoelektrycznych MDT693B
https://www.thorlabs.com/newgrouppage9.cfm?objectgroup_id=1191

8. Wykaz symboli i skrótów

DAC – Przetwornik cyfrowo-analogowy(ang. *Digital to analog converter*)

ADC – Przetwornik analogowo-cyfrowy(ang. *Analog to digital converter*)

SPI – Szeregowy interfejs urządzeń peryferyjnych(ang. *Serial peripheral interface*)

LVDS – Niskonapięciowe sygnały różnicowe(ang. *Low-voltage differential signaling*)

PCB – Płytko obwodu drukowanego(ang. *Printed circuit board*)

GBP – Iloczyn wzmocnienia i częstotliwości granicznej(ang. *Gain bandwidth product*)

SR – Szybkość narastania i opadania sygnału (ang. *Slew rate*)

GPIO – Wejście-wyjście ogólnego przeznaczenia(ang. *General-purpose input/output*)

9. Spis rysunków

Rysunek 1 Siłownik piezoelektryczny Thorlabs Polaris-K1S2P.	3
Rysunek 2 Schemat blokowy urządzenia	5
Rysunek 3 Symulacja SPICE charakterystyki częstotliwościowej filtra wyjściowego.....	15
Rysunek 4 Schemat dolnoprzepustowego filtra wyjściowego.	16
Rysunek 5 Pobór prądu spoczynkowego przez ADHV4702-1	17
Rysunek 6 Symulacja pracy przerzutnika Schmitta.	18
Rysunek 7 Współczynnik tłumienia wpływu zasilania ADHV4702-1.	21
Rysunek 8 Symulacja charakterystyki filtra LC linii wysokiego napięcia	22
Rysunek 9 Efektywność przetwornicy R12-150B w zależności od obciążenia prądowego.	24
Rysunek 10 Wizualizacja warstw płytki drukowanej modułu Zapper.....	25
Rysunek 11 Trójwymiarowy model urządzenia widok z góry.	28
Rysunek 12 Trójwymiarowy model urządzenia widok od spodu.	28
Rysunek 13 Trójwymiarowy model urządzenia z zamontowanym panelem przednim	29
Rysunek 14 Źródło -4,5 V, zmiana obciążenia o 50 mA.	31
Rysunek 15 Źródło +3,3 V, zmiana obciążenia o 200 mA.....	31
Rysunek 16 Źródło +4,5 V, zmiana obciążenia o 20 mA.....	32
Rysunek 17 Źródło +11,5 V, zmiana obciążenia o 30 mA.....	32
Rysunek 18 Schemat blokowy układu testowego	34
Rysunek 19 Przebiegi sygnałów SPI odbieranych przez DAC.....	34
Rysunek 20 Porównanie czasu narastania i opadania sygnału 0 V do 100 V kanału obciążonego pojemnością 330 nF i nieobciążonego.	35
Rysunek 21 Porównanie czasu narastania i opadania sygnału 0 V do 200 V kanału obciążonego pojemnością 330 nF i nieobciążonego.	35
Rysunek 22 Porównanie czasu narastania i opadania sygnału 0 V do 200 V kanału obciążonego pojemnością 330 nF i nieobciążonego przy włączonych filtrach wyjściowych.....	36
Rysunek 23 Pomiar prądów wyjściowych przy ładowaniu kondensatora 330 nF w zakresie od 0 do 200V.....	38
Rysunek 24 Płytką użyta do testów	39

10. Spis tabel

Tabela 1 Wyprowadzenia złącza EEM.	9
Tabela 2 Porównanie wysokonapięciowych wzmacniaczy operacyjnych.....	12
Tabela 3 Maksymalny pobór prądu przez układy scalone.....	19
Tabela 4 Porównanie przetwornic wysokiego napięcia.	20
Tabela 5 Maksymalna moc i straty mocy na poszczególnych źródłach zasilania.	23
Tabela 6 Różnice w poborze mocy w pracy statycznej przez przetwornicę wysokiego napięcia	24
Tabela 7 Pomiar wartości napięć zasilających	30
Tabela 8 Porównania czasów opadania i narastania sygnału na wyjściu urządzenia w zależności od prądu spoczynkowego, obciążenia oraz filtra wyjściowego..	36
Tabela 9 Porównanie parametrów dla kanału obciążonego pojemności 330 nF i z wyłączonym filtrem wyjściowym.....	37

11. Spis wzorów

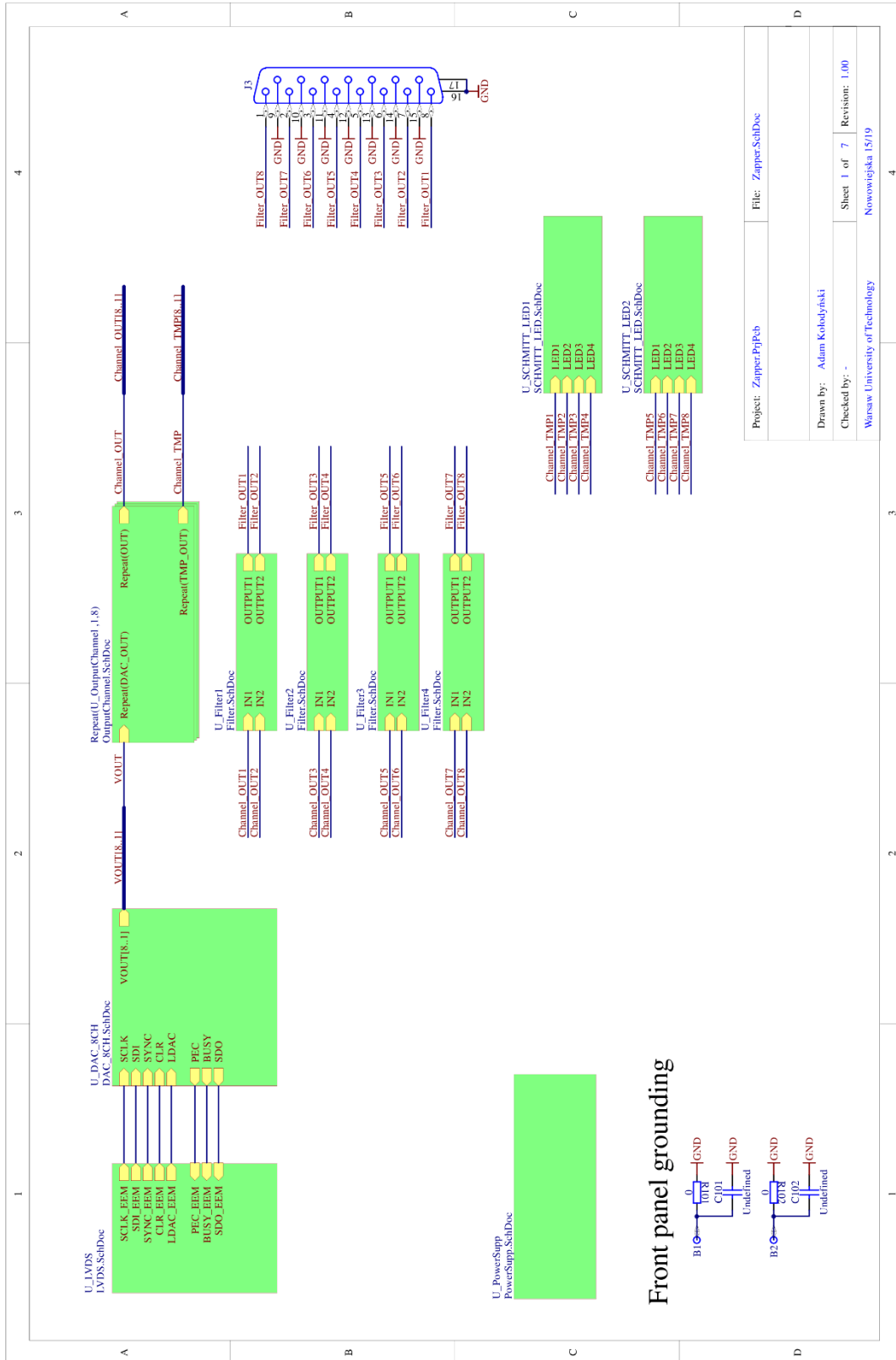
Wzór 1 Częstotliwość graniczna filtra wyjściowego.....	15
Wzór 2 Szybkość zmian napięcia na wyjściu(ang. Slew Rate).....	37
Wzór 3 Pasma małosygnałowe	37
Wzór 4 Pasma mocy	37

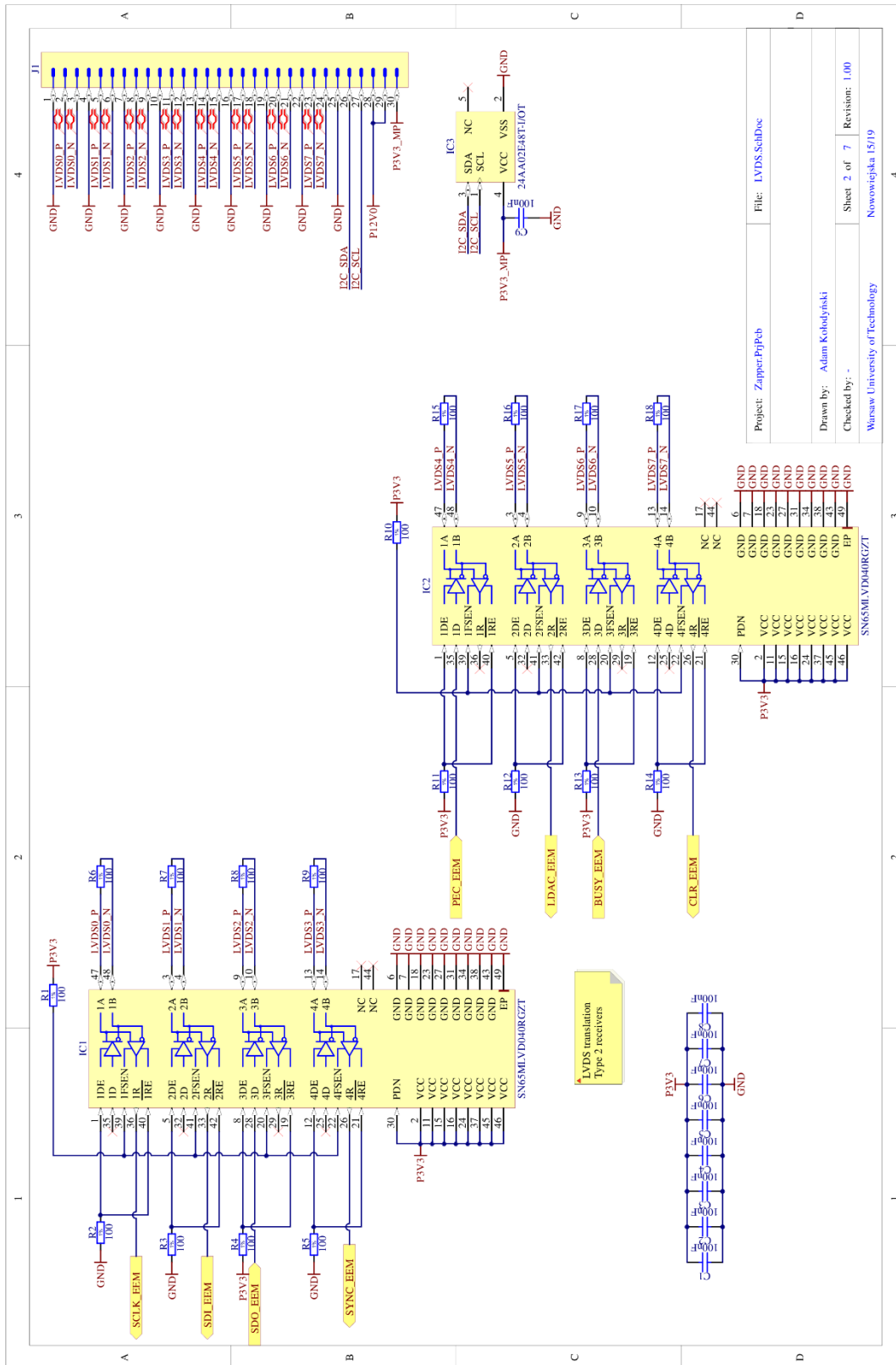
12. Spis załączników

Załącznik A. Schematy logiczne	45
Załącznik B. Warstwy płytki drukowanej	52

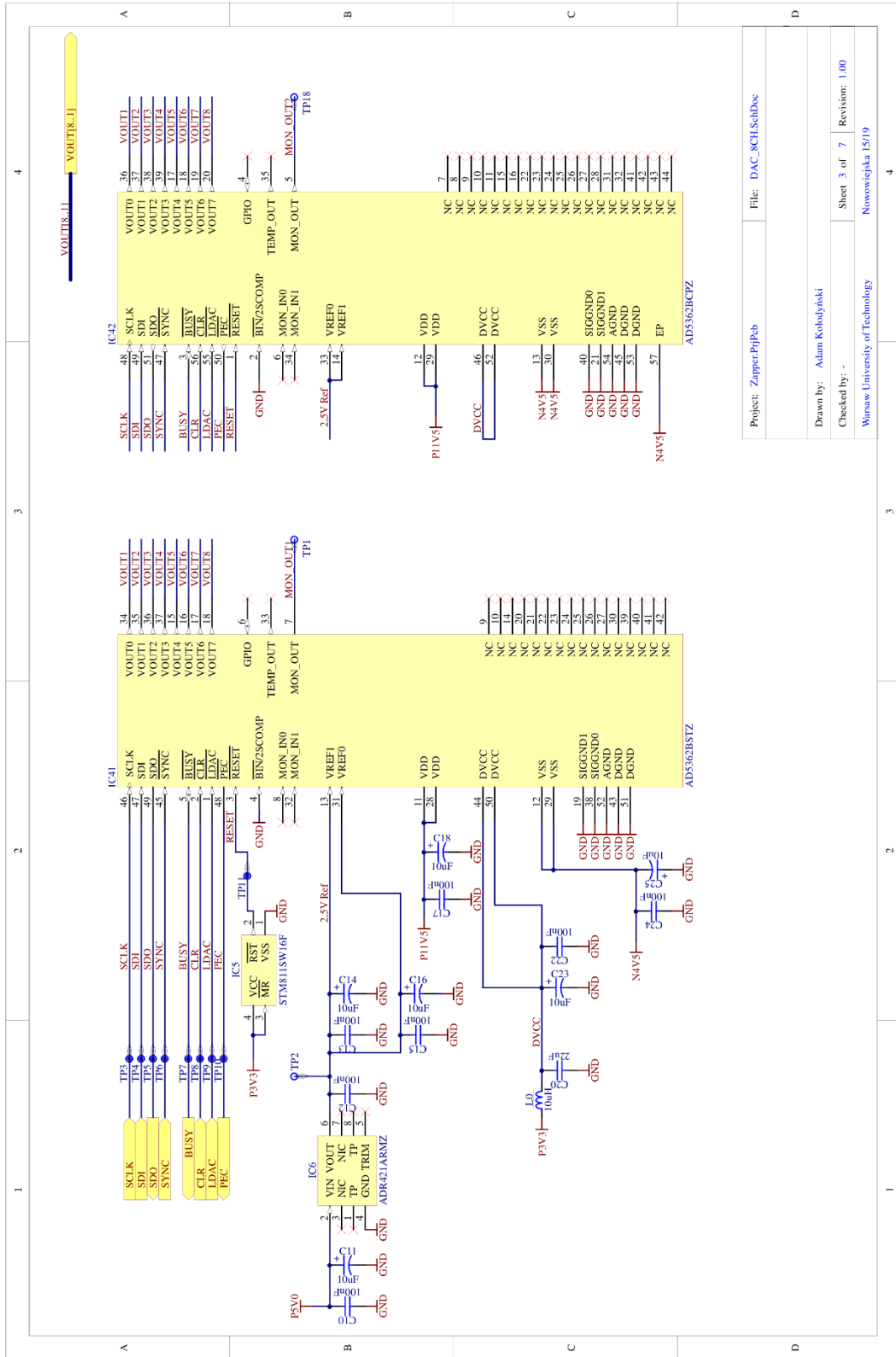
13. Załączniki

A. Schematy logiczne





Project: ZapperPrjPub
 File: LVDS_SchDoc
 Drawn by: Adam Kobolyński
 Checked by: -
 Sheet 2 of 7
 Revision: 1.00
 Nowowiejska 15/19
 Warsaw University of Technology

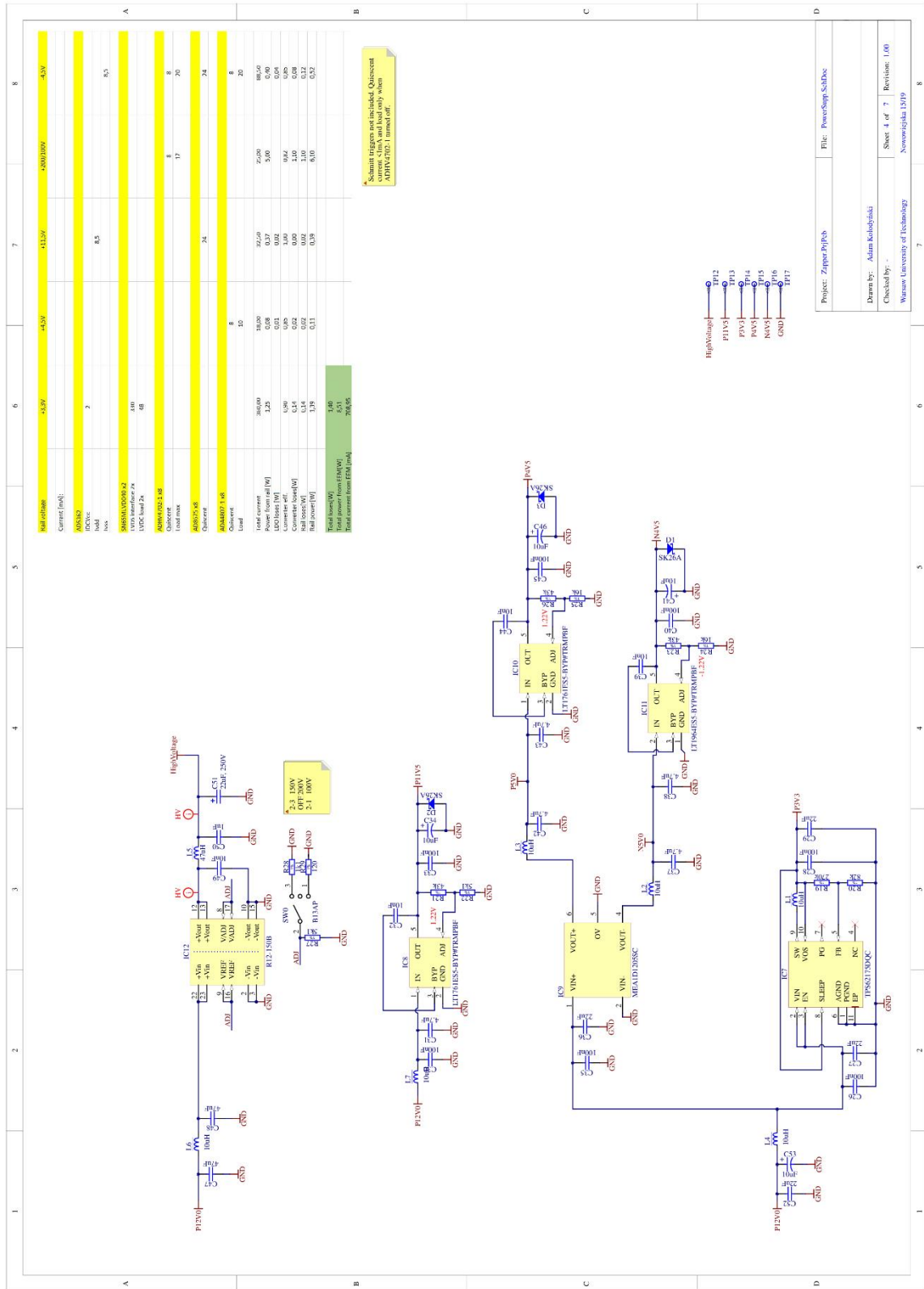


Project: ZapperPrjPub File: DAC_SCH.SchDoc

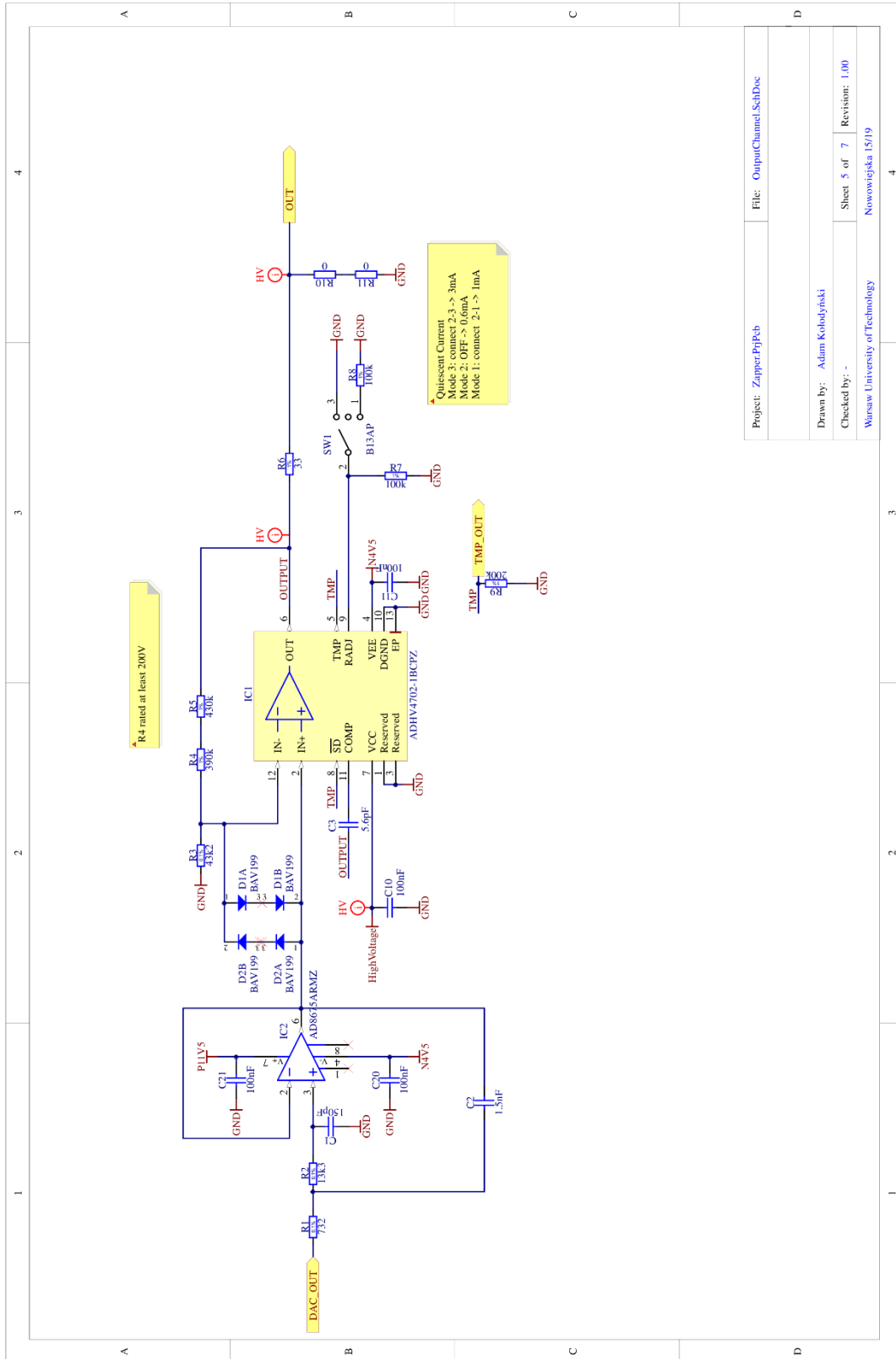
Drawn by: Adam Kobolyński

Checked by: - Sheet 3 of 7 Revision: 1.00

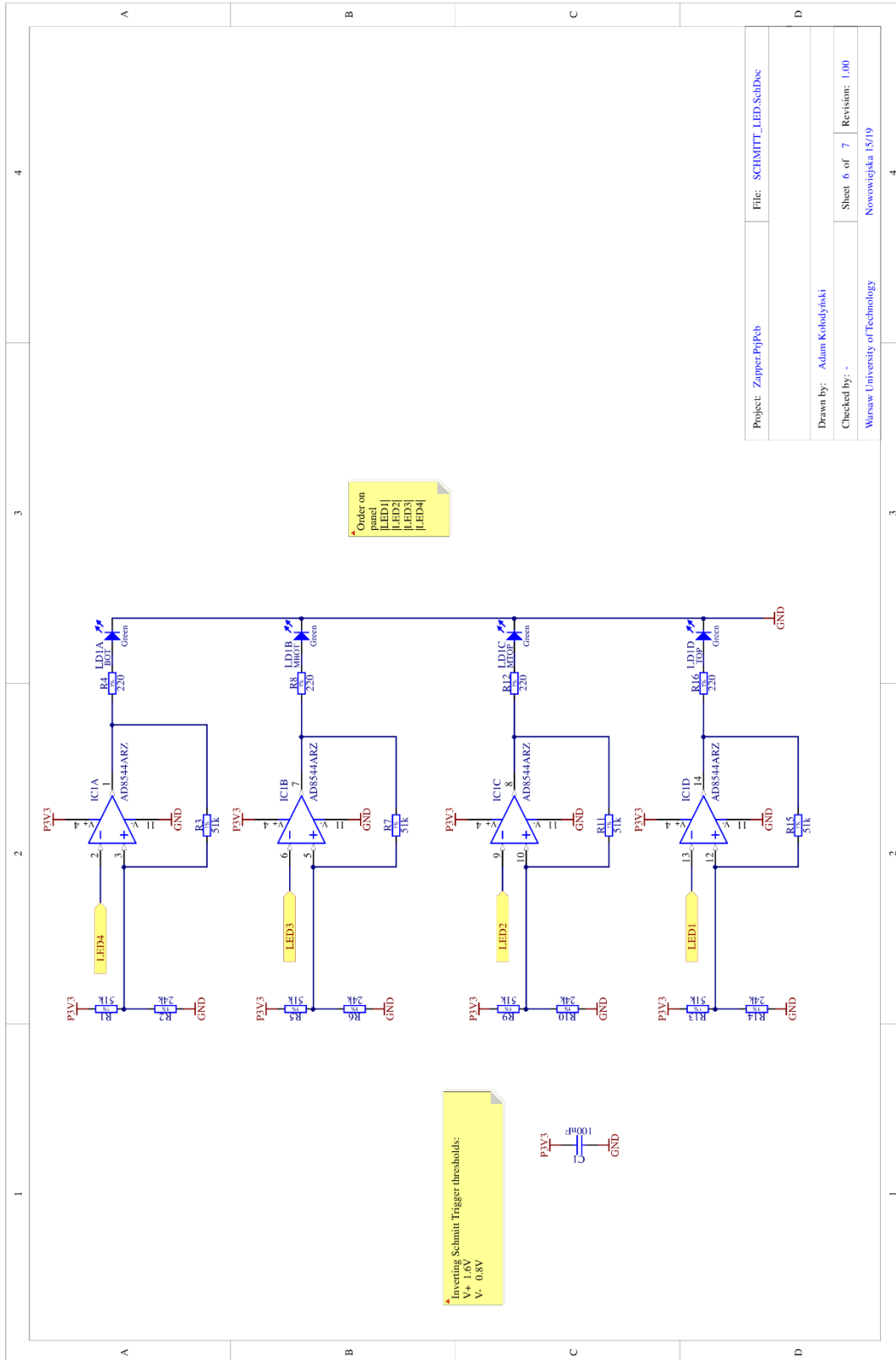
Warsaw University of Technology Nowowiejska 15/19



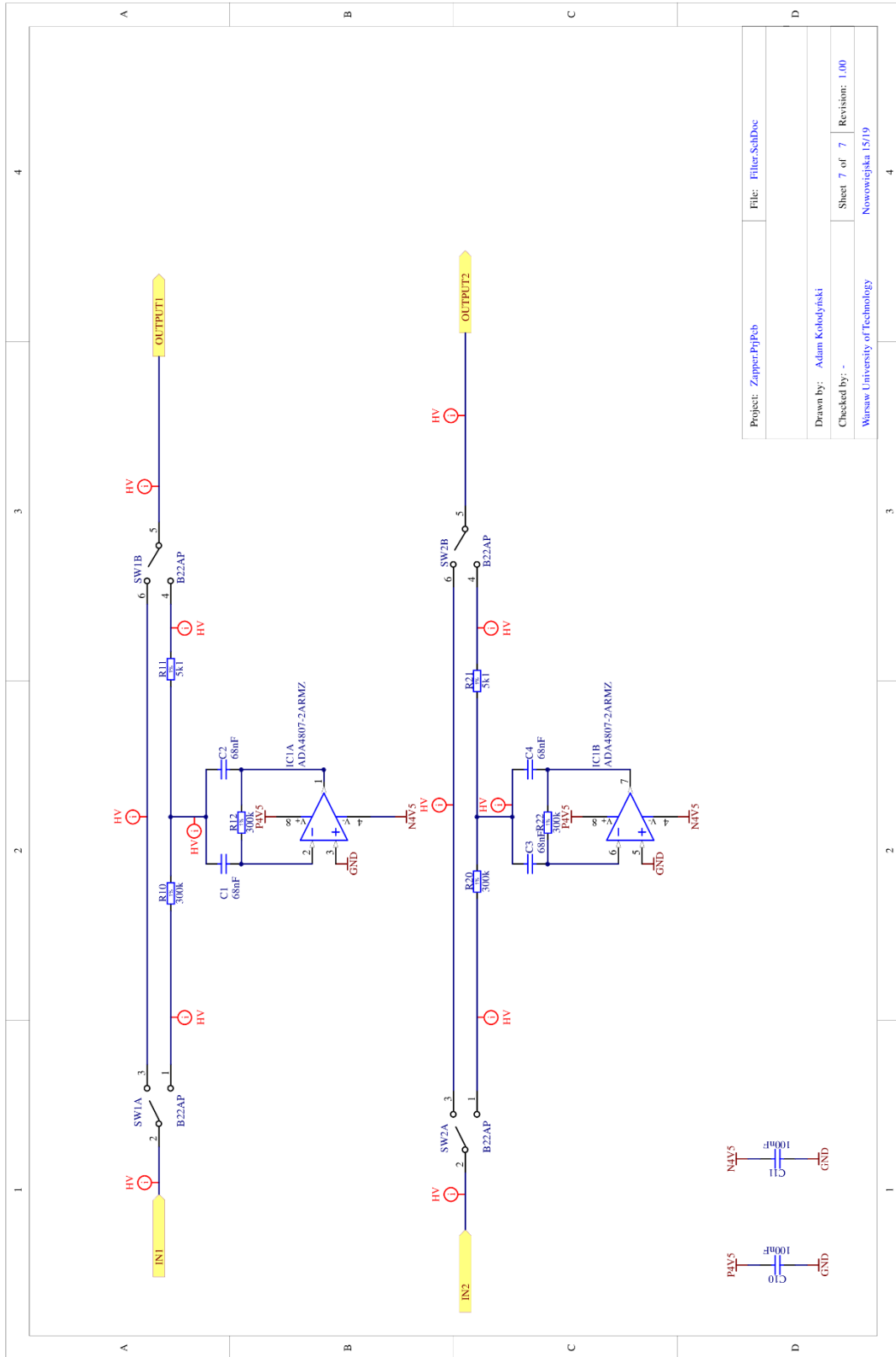
Project: Zapper.PDF
 File: PowerSupplySch.docx
 Drawn by: Adam Kobyliński
 Checked by: -
 Warsaw University of Technology
 Knowledge Atlas 1319
 Sheet 4 of 7
 Revision: 1/00
 8



Project: ZapperPrjPcb	File: OutputChannel.SchDoc
Drawn by: Adam Kobolyński	
Checked by: -	Sheet 5 of 7
Warsaw University of Technology	Nowowiejska 15/19
	Revision: 1.00



Project: ZapetaPrjPub	File: SCHMITT_LED_SchDoc
Drawn by: Adam Kobolyński	
Checked by: -	Sheet 6 of 7 Revision: 1.00
Warsaw University of Technology Nowowiejska 15/19	



Project: Zapper:PrjPub	File: FilterSchDoc
Drawn by: Adam Kobolyński	
Checked by: -	Sheet 7 of 7
Warsaw University of Technology	Nowowiejska 15/19
	Revision: 1.00

B. Warstwy płytki drukowanej

